

Display and method of producing the display

Patent Number: ☐ US6162654
Publication date: 2000-12-19
Inventor(s): KAWABE MASAHIKO (JP)
Applicant(s): SANYO ELECTRIC CO (JP)
Requested Patent: ☐ WO9720251
Application: US19980077184 19980521
Priority Number(s): WO1995JP02431 19951129
IPC Classification: H01L21/00; G02F1/1335; G02F1/1333;
EC Classification: G02F1/1335F1, G02F1/1335F2
Equivalents:

Abstract

PCT No. PCT/JP95/02431 Sec. 371 Date May 21, 1998 Sec. 102(e) Date May 21, 1998 PCT Filed Nov. 29, 1995 PCT Pub. No. WO97/20251 PCT Pub. Date May 6, 1997 First and second substrates (1, 2) oppose each other. A display apparatus includes first and second opposing substrates. (1, 2). A common electrode (5) is formed on the side of the liquid crystal layer (3) of the second substrate (2). Display electrodes (4) of liquid crystal cells (LC) are formed on the side of the liquid crystal layer (3) of the first substrate (1). Pixel driving elements (106) are connected to the display electrodes (4). On-chip color filters (8a to 8c, 41a to 41c, 51a to 51c) of respective colors RGB, made of a photosensitive high polymer color film (31, 43, 53), are formed on the side of the liquid crystal layer (3) of the display electrodes (4). A black matrix (9, 42, 52), made of a photosensitive high polymer color film (33, 54), is formed between the on-chip color filters (8a to 8c, 41a to 41c, 51a to 51c) of the respective colors RGB.

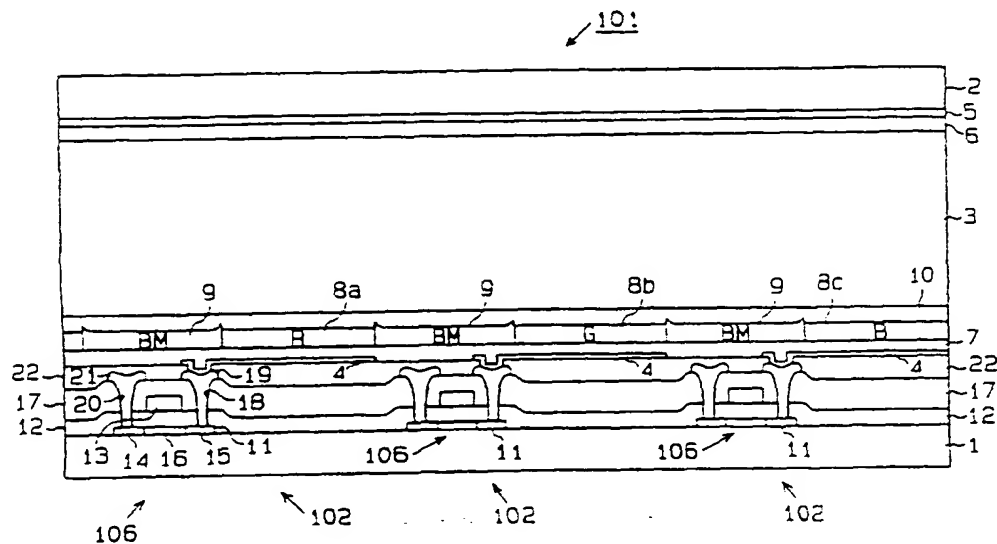
Data supplied from the esp@cenet database - I2



(51) 国際特許分類6 G02F 1/1335	A1	(11) 国際公開番号 WO97/20251 (43) 国際公開日 1997年6月5日(05.06.97)
(21) 国際出願番号 PCT/JP95/02431 (22) 国際出願日 1995年11月29日(29.11.95) (71) 出願人 (米国を除くすべての指定国について) 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.)(JP/JP) 〒570 大阪府守口市京阪本通2丁目5番5号 Osaka, (JP) (72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 川辺雅彦(KAWABE, Masahiko)(JP/JP) 〒501-62 岐阜県羽島市福寿町平方8丁目17番地の22 Gifu, (JP) (74) 代理人 弁理士 恩田博宣(ONDA, Hironori) 〒500 岐阜県岐阜市大宮町2丁目12番地の1 Gifu, (JP)		(81) 指定国 CN, JP, KR, US. 添付公開書類 国際調査報告書

(54) Title: DISPLAY AND METHOD OF PRODUCING THE DISPLAY

(54) 発明の名称 表示装置および表示装置の製造方法



(57) Abstract

First and second substrates (1, 2) oppose each other. A liquid crystal layer (3) is sandwiched between these substrates (1, 2). A common electrode (5) is formed on the second substrate (2) on the liquid crystal layer side. Display electrodes (4) of liquid crystal cells (LC) are formed on the first substrate (1) on the liquid crystal layer side. Pixel driving elements (106) are connected to the display electrodes (4). On-chip color filters (8a to 8c, 41a to 41c, 51a to 51c) for R, G and B colors comprise photosensitive polymer color films (31, 43, 53) formed on the display electrodes (4) on the liquid crystal layer side. Black matrices (9, 42, 52) each comprise a photosensitive polymer color film (33, 54) formed between on-chip color filters (8a to 8c, 41a to 41c, 51a to 51c) of R, G and B colors.

(57) 要約

第1および第2の基板(1, 2)は相対向する。液晶層(3)は各基板(1, 2)間に配置される。共通電極(5)は、第2の基板(2)の液晶層(3)側に形成される。液晶セル(LC)の表示電極(4)は、第1の基板(1)の液晶層(3)側に形成される。画素駆動素子(106)は表示電極(4)に接続される。RGBの各色のオンチップカラーフィルタ(8a~8c、41a~41c、51a~51c)は、表示電極(4)の液晶層(3)側に形成された感光性高分子カラーフィルム(31、43、53)から成る。ブラックマトリックス(9、42、52)は、RGBの各色のオンチップカラーフィルタ(8a~8c、41a~41c、51a~51c)の間に形成された感光性高分子カラーフィルム(33、54)から成る。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を特定するために使用されるコード

AL	アルバニア	EE	エストニア	LR	リベリア	RU	ロシア連邦
AM	アルメニア	ES	スペイン	LS	レソト	SE	スウェーデン
AT	オーストリア	FI	フィンランド	LT	リトアニア	SG	シンガポール
AU	オーストラリア	FR	フランス	LV	ラトヴィア	SI	スロベニア
AZ	アゼルバイジャン	GB	イギリス	MC	モナコ	SK	スロバキア共和国
BB	バルバドス	GE	グルジア	MD	モルドバ	SN	セネガル
BE	ベルギー	GH	ガーナ	MG	マダガスカル	SZ	スワジランド
BG	ブルガリア	GN	ギニア	MK	マケドニア	TD	チャド
BJ	ベナン	GR	ギリシャ	ML	マリ	TG	トーゴ
BR	ブラジル	HU	ハンガリー	MR	モロッコ	TM	トルクメニスタン
BY	ベラルーシ	IE	アイルランド	MW	マラウイ	TR	トルコ
CA	カナダ	IT	イタリア	MX	メキシコ	TT	トリニダード・トバゴ
CC	中央アフリカ共和国	JP	日本	NE	ニジェール	UA	ウクライナ
CG	コンゴ	KE	ケニア	NL	オランダ	UG	ウガンダ
CH	スイス	KG	キルギスタン	NZ	ニュージーランド	US	米国
CI	コート・ジボワール	KP	朝鮮民主主義人民共和国	NO	ノルウェー	UZ	ウズベキスタン共和国
CK	カモロ	KR	大韓民国	NZ	ニュージーランド	VN	ベトナム
CM	コンゴ	KZ	カザフスタン	PL	ポーランド	YU	ユーゴスラビア
CN	中国	LI	リベリア	RO	ルーマニア		
CZ	チェコ共和国						
DE	ドイツ						

明細書

表示装置および表示装置の製造方法

技術分野

本発明は表示装置および表示装置の製造方法に関するものである。

背景技術

近年、薄膜トランジスタ（TFT；Thin Film Transistor）を用いたアクティブマトリックス方式の液晶ディスプレイ（LCD；Liquid Crystal Display）が高画質な表示装置として注目されている。

マトリックスに配置された点（ドット）で表示を行うドットマトリックスLCDには、単純マトリックス方式とアクティブマトリックス方式とがある。

単純マトリックス方式は、マトリックスに配置された各画素の液晶を走査信号に同期して外部から直接駆動する方式であり、表示電極と液晶だけでLCDの表示部である画素部（液晶パネル）が構成されている。そのため、走査線数が増大すると1つの画素に割り当てられる駆動時間（デューティ）が少なくなり、コントラストが低下するという欠点がある。

一方、アクティブマトリックス方式は、マトリックスに配置された各画素に画素駆動素子（アクティブエレメント）と信号蓄積素子（画素容量）とを集積し、各画素に一種の記憶動作を行わせて液晶を準スタティックに駆動する方式である。すなわち、画素駆動素子は、走査信号によってオン・オフ状態が切り換わるスイッチとして機能する。そして、オン状態にある画素駆動素子を介してデータ信号（表示信号）が表示電極に伝達され、液晶の駆動が行われる。その後、画素駆動素子がオフ状態になると、表示電極に印加されたデータ信号は電荷の状態で信号蓄積素子に蓄えられ、次に画素駆動素子がオン状態になるまで引き続き液晶の駆動が行われる。そのため、走査線数が増大して1つの画素に割り当てられる駆動時間が少なくなっても、液晶の駆動に影響を受けることはなく、コントラストが低下することもない。従って、アクティブマトリックス方式によれば、単純マ

トリックス方式に比べてはるかに高画質な表示が可能になる。

アクティブマトリックス方式は画素駆動素子の違いにより、トランジスタ型（3端子型）とダイオード型（2端子型）とに大別される。トランジスタ型は、ダイオード型に比べて製造が困難である反面、コントラストや解像度を高くするのが容易でCRTに匹敵する高品位なLCDを実現することができるという特徴がある。前記したアクティブマトリックス方式の動作原理の説明は、主にトランジスタ型に対応したものである。

トランジスタ型の画素駆動素子としては、一般にTFTが用いられる。TFTでは、絶縁基板上に形成された半導体薄膜が能動層として使われる。能動層として、セレン化カドミウム（CdSe）やテルル（Te）などを用いる研究もなされてはいるが、一般的なのは非晶質シリコン膜および多結晶シリコン膜である。能動層として非晶質シリコン膜を用いたTFTは非晶質シリコンTFTと呼ばれ、多結晶シリコン膜を用いたTFTは多結晶シリコンTFTと呼ばれる。多結晶シリコンTFTは非晶質シリコンTFTに比べ、移動度が大きく駆動能力が高いという利点がある。そのため、多結晶シリコンTFTは、画素駆動素子としてだけでなく論理回路を構成する素子としても使用することができる。従って、多結晶シリコンTFTを用いれば、画素部だけでなく、その周辺に配置されている周辺駆動回路部までを同一基板上に一体にして形成することができる。すなわち、画素部に配置された画素駆動素子としての多結晶シリコンTFTと、周辺駆動回路部を構成する多結晶シリコンTFTとを同一工程で形成するわけである。

ところで、LCDにおいてカラー画像を表示するには、光の3原色である赤、緑、青（RGB；Red Green Blue）の各色のカラーフィルタを設ける必要がある。

例えば、1枚の画素部（液晶パネル）を使用する単板式の液晶プロジェクタ用カラーLCDや直視用カラーLCDでは、各画素にRGBの各色が1対1で対応するように各色のカラーフィルタを設ける。

ここで、1枚の画素部にRGBの各色のカラーフィルタを設ける場合には、各色のカラーフィルタの間に遮光膜から成るブラックマトリックスを設ける必要が

ある。

従来のカラーフィルタは、画素駆動素子が形成されている第1の基板に対して、液晶層を挟んで対向して配置されている第2の基板上に形成されていた。しかし、このような構造を採用した場合には、第1の基板と第2の基板の相対的な位置ズレを無くするのが難しい。従って、第1の基板と第2の基板の位置合わせの精度に相当する分だけ、ブラックマトリックスの幅を大きくする必要がある。その結果、カラーフィルタの面積が小さくなり、表示に利用できる表示電極の面積も小さくなる。

尚、画素部の全面積に対する、表示に利用できる表示電極の面積の割合は、開口率と呼ばれる。開口率が大きいほどLCDの明度も向上し、高画質な表示が可能になる。

つまり、上記の構造のカラーフィルタにおいては、開口率が低いために高画質を得難いという欠点があった。

カラーフィルタの色境界にブラックマトリックスがないと、画素と画素の境界付近（表示に寄与しない部分）において、1つの画素（例えば、青の画素）を通過する光が表示に寄与しない画素境界を交差して隣接する異なる色の画素（例えば、赤の画素）に入り込み、不用な混色が発生しやすくなる。このような不用な混色によってカラー画質が低下する。従って、画素と画素の境界付近に、表示に寄与しない部分の範囲でブラックマトリックスを設けることによって、確実な色の分離を行い、カラー画質の向上を図っている。しかし、ブラックマトリックスを表示電極位置（表示に寄与する部分）に重なるまで幅広にし過ぎると、上記したように、開口率が低下してしまう。

そこで、画素駆動素子が形成されている基板側にカラーフィルタを形成する構造が提案された。このような構造のカラーフィルタは、オンチップカラーフィルタと呼ばれる。オンチップカラーフィルタを採用すれば、前記した各基板の位置合わせに起因する欠点を回避することができる。

ちなみに、オンチップカラーフィルタについては、以下の各公報に開示されている。

(a) 特開昭 6 2 - 2 5 4 1 2 2 号公報 (G02F 1/133 327, G02B 5/20 101, G02 F 1/133 306, G09F 9/30) ; 同公報では、染色法、印刷法、電着法によってカラーフィルタを形成するとしている。

(b) 特開平 4 - 2 5 3 0 2 8 号公報 (G02F 1/1335 505, G02F 1/133 550, G02 F 1/1333 505, G09F 9/00) ; 同公報では、カラーフィルタの形成方法として、スピコート法で形成した樹脂絶縁膜を染色する方法、予め顔料または染料を分散させた絶縁樹脂をバターニングする方法があげられている。

(c) 特開平 7 - 7 2 4 7 3 号公報 (G02F 1/1335 505, G02F 1/1343, G02F 1/1 36 500, G02F 1/136 510) ; 同公報では、電着処理によってカラーフィルタを形成するとしている。

近年、LCDの製造コストを削減するため、簡単かつ容易に製造可能なオンチップカラーフィルタが要求されている。

本発明の目的は、簡単かつ容易に製造可能なオンチップカラーフィルタを備えた表示装置を提供することにある。また、本発明の別の目的は、オンチップカラーフィルタを備えた表示装置の簡単かつ容易な製造方法を提供することにある。

発明の開示

本発明の第 1 の観点に従う表示装置は、感光性高分子カラーフィルムから成るオンチップカラーフィルタを備えたことをその要旨とする。

従って、本発明の第 1 の観点に従う表示装置によれば、感光性高分子カラーフィルムを貼り付けた後に、露光処理および現像処理を施すことで、オンチップカラーフィルタを簡単かつ容易に製造することができる。

本発明の第 2 の観点に従う表示装置は、相対向する第 1 および第 2 の基板と、各基板間に配置された液晶層と、第 2 の基板の液晶層側に形成された共通電極と、第 1 の基板の液晶層側に形成された液晶セルの表示電極と、表示電極に接続された画素駆動素子と、表示電極の液晶層側に形成された感光性高分子カラーフィルムから成るオンチップカラーフィルタとを備えた表示装置。

従って、本発明の第 2 の観点に従う表示装置によれば、オンチップカラーフィ

ルタを備えたアクティブマトリックス方式のカラー液晶表示装置を得ることができる。そして、感光性高分子カラーフィルムを貼り付けた後に、露光処理および現像処理を施すことで、オンチップカラーフィルタを簡単かつ容易に製造することができる。

図面の簡単な説明

図 1 は、本発明を具体化した第 1 ～第 3 実施例の表示装置のブロック回路図である。

図 2 は、第 1 ～第 3 実施例の表示装置の要部回路図である。

図 3 は、第 1 実施例の表示装置の一部概略断面図である。

図 4 は、図 3 の一部拡大図である。

図 5 は、第 1 実施例の表示装置の製造方法を説明するための一部概略断面図である。

図 6 は、第 1 実施例の表示装置の製造方法を説明するための一部概略断面図である。

図 7 は、第 1 実施例の表示装置の製造方法を説明するための一部概略断面図である。

図 8 は、第 2 実施例の表示装置の一部概略断面図である。

図 9 は、第 3 実施例の表示装置の一部概略断面図である。

図 10 は、図 9 の一部拡大図である。

図 11 は、第 3 実施例の表示装置の製造方法を説明するための一部概略断面図である。

図 12 は、第 3 実施例の表示装置の製造方法を説明するための一部概略断面図である。

図 13 は、第 3 実施例の表示装置の製造方法を説明するための一部概略断面図である。

発明を実施するための最良の形態

(第1実施例)

以下、本発明を具体化した第1実施例を図面に従って説明する。

図1に、本実施例のアクティブマトリックス方式LCDのブロック構成を示す。

画素部(液晶パネル)101には各走査線(ゲート配線) $G_1 \cdots G_n, G_{n+1} \cdots G_m$ と各データ線(ドレイン配線) $D_1 \cdots D_n, D_{n+1} \cdots D_m$ とが配置されている。各ゲート配線と各ドレイン配線とはそれぞれ直交し、その直交部分に画素102が設けられている。そして、各ゲート配線はゲートドライバ103に接続され、ゲート信号(走査信号)が印加されるようになっている。また、各ドレイン配線はドレインドライバ(データドライバ)104に接続され、データ信号(ビデオ信号)が印加されるようになっている。これらのドライバ103、104によって周辺駆動回路部105が構成されている。

尚、各ドライバ103、104のうち少なくともいずれか一方を画素部101と同一基板上に形成したLCDは、一般にドライバー一体型(ドライバ内蔵型)LCDと呼ばれる。ちなみに、ゲートドライバ103が、画素部101の両側に設けられている場合もある。また、ドレインドライバ104が、画素部101の両側に設けられている場合もある。

図2に、ゲート配線 G_n とドレイン配線 D_n との直交部分に設けられている画素102の等価回路を示す。

画素102は、画素駆動素子としてのTFT106、液晶セルLC、補助容量(蓄積容量または付加容量)CSから構成されている。ゲート配線 G_n にはTFT106のゲートが接続され、ドレイン配線 D_n にはTFT106のドレインが接続されている。そして、TFT106のソースには、液晶セルLCの表示電極(画素電極)と補助容量CSとが接続されている。この液晶セルLCと補助容量CSとにより、背景技術で説明した信号蓄積素子が構成される。液晶セルLCの共通電極(表示電極の反対側の電極)には電圧 V_{com} が印加されている。一方、補助容量CSにおいて、TFT106のソースと接続される側の電極(以下、蓄積電極という)の反対側の電極(以下、対向電極という)には定電圧 V_R が印加

されている。この液晶セルLCの共通電極は、文字どおり全ての画素102に対して共通した電極となっている。そして、液晶セルLCの表示電極と共通電極との間には静電容量が形成されている。尚、補助容量CSの対向電極は、隣のゲート配線 G_{n+1} と接続されている場合もある。

このように構成された画素102において、ゲート配線 G_n を正電圧にしてTFT106のゲートに正電圧を印加すると、TFT106がオンとなる。すると、ドレイン配線 D_n に印加されたデータ信号で、液晶セルLCの静電容量と補助容量CSとが充電される。反対に、ゲート配線 G_n を負電圧にしてTFT106のゲートに負電圧を印加すると、TFT106がオフとなり、その時点でドレイン配線 D_n に印加されていた電圧が、液晶セルLCの静電容量と補助容量CSとによって保持される。このように、画素102へ書き込みたいデータ信号をドレイン配線に与えてゲート配線の電圧を制御することにより、画素102に任意のデータ信号を保持させておくことができる。その画素102の保持しているデータ信号に応じて液晶セルLCの透過率が変化し、画像が表示される。

図3に、オンチップカラーフィルタを備えた本実施例のLCDにおける画素部101の一部概略断面を示す。本実施例のLCDは、SD (Single Drain) 構造のプレーナ型の多結晶シリコンTFTをTFT106として用いた透過型構成をとり、単板式の液晶プロジェクタ用カラーLCDまたは直視用カラーLCDとして使用される。図4に、図3におけるTFT106の近傍の拡大図を示す。尚、図3および図4においては、補助容量CSを省略してある。

相対向する各透明絶縁基板1、2の間には、液晶が充填された液晶層3が形成されている。透明絶縁基板1には液晶セルLCの表示電極4が設けられ、透明絶縁基板2には液晶セルLCの共通電極5が設けられている。各電極4、5の材質としては、一般にインジウム錫酸化物 (ITO; Indium Tin Oxide) が用いられる。共通電極5上には配向膜6が形成されている。表示電極4上には、パッシベーション膜7、RGBのいずれか1色のカラーフィルタ8a~8c、配向膜10がこの順番で形成されている。つまり、液晶層3は各配向膜6、10間に挟まれている。尚、RGBの各色のカラーフィルタ8a~8cの間には、遮光膜から成

るブラックマトリックス（BM）9が形成されている。このブラックマトリックス9の膜厚は、各カラーフィルタ8a～8cの膜厚と同じになっている。

透明絶縁基板1における液晶層3側の表面には、TFT106の能動層を構成する多結晶シリコン膜11が形成されている。多結晶シリコン膜11上にはゲート絶縁膜12が形成されている。ゲート絶縁膜12上には、ゲート配線Gnを構成するゲート電極13が形成されている。多結晶シリコン膜11にはドレイン領域14およびソース領域15が形成され、各領域14、15間にはチャンネル領域16が形成されている。これら各領域14～16およびゲート電極13からTFT106が構成される。

TFT106の全面には層間絶縁膜17が形成されている。ソース領域15は、層間絶縁膜17に形成されたコンタクトホール18を介して、ソース電極19と接続されている。ドレイン領域14は、層間絶縁膜17に形成されたコンタクトホール20を介して、ドレイン配線Dnを構成するドレイン電極21と接続されている。各電極19、21および層間絶縁膜17の全面には平坦化絶縁膜22が形成されている。ソース電極19は、平坦化絶縁膜22に形成されたコンタクトホール23を介して、表示電極4と接続されている。

このように、ソース領域15と表示電極4とがソース電極19を介して接続されているのは、ソース領域15と表示電極4との良好なオーミックコンタクトをとるためである。すなわち、ソース電極19を省くと、多結晶シリコン膜11から成るソース領域15とITOから成る表示電極4とが直接接続される。その結果、ソース領域15と表示電極4とのヘテロ接合によってバンドギャップ差によるエネルギーギャップが生じ、良好なオーミックコンタクトを得られなくなる。ソース領域15と表示電極4とのオーミックコンタクトがとれていないと、ドレイン配線Dnに印加されたデータ信号が画素102へ正確に書き込まれなくなり、LCDの画質が低下することになる。そこで、アルミ合金膜から成るソース電極19を設けることで、ソース領域15と表示電極4とを直接接続した場合に比べて、良好なオーミックコンタクトを得られるようにするわけである。

尚、TFT106において、ソース領域15、ソース電極19がそれぞれド

レイン領域、ドレイン電極と呼ばれ、ドレイン領域14、ドレイン電極21がそれぞれソース領域、ソース電極と呼ばれる場合もある。この場合には、ドレイン配線Dnはソース配線と呼ばれ、ドレインドライバ104はソースドライバと呼ばれる。

次に、本実施例の製造方法を順次説明する。

工程1：まず、透明絶縁基板1（石英ガラス、高耐熱ガラス）上にノンドープの多結晶シリコン膜11（膜厚：約500 Å）を形成する。

多結晶シリコン膜11の形成方法には以下のものがある。

(1) 多結晶シリコン膜11を直接形成する方法；CVD（Chemical Vapor Deposition）法またはPVD（Physical Vapor Deposition）法を用いる。CVD法には常圧CVD法、減圧CVD法、プラズマCVD法、ECR（Electron Cyclotron Resonance）プラズマCVD法、光励起CVD法などがある。また、PVD法には蒸着法、EB（Electron Beam）蒸着法、MBE（Molecular Beam Epitaxy）法、スパッタ法などがある。

この中では、モノシラン（ SiH_4 ）またはジシラン（ Si_2H_6 ）の熱分解を利用する減圧CVD法が一般的であり、最も高品質な多結晶シリコン膜11を形成することができる。減圧CVD法では、処理温度が約550℃以下では非晶質、約620℃以上では多結晶となる。

また、プラズマ中でのモノシランまたはジシランの熱分解を利用するプラズマCVD法も用いられる。プラズマCVD法の処理温度は300℃程度で、水素を添加すると反応が促進されて非晶質シリコン膜が形成される。そして、不活性ガス（ヘリウム、ネオン、アルゴン、クリプトン、キセノン、ラドン）を添加するとプラズマが励起され、同一の処理温度でも多結晶シリコン膜が形成される。

(2) 非晶質シリコン膜を形成した後に多結晶化させて多結晶シリコン膜6を形成する方法；固相成長法または熔融再結晶化法を用いる。

固相成長法は、非晶質シリコン膜に600℃前後で20時間前後の長時間の熱処理を行うことにより、固体のままで多結晶化させて多結晶シリコン膜を得る方法である。

熔融再結晶化法は、非晶質シリコン膜の表面だけを熔融させて再結晶化を図りながら基板温度を600℃以下に保つ方法であり、レーザアニール法やR T A (Rapid Thermal Annealing) 法がある。レーザアニール法は、非晶質シリコン膜の表面にレーザを照射して加熱熔融させる方法である。R T A法は、非晶質シリコン膜の表面にランプ光を照射して加熱熔融させる方法である。

このように、固相成長法または熔融再結晶化法を用いて基板温度が600℃以上にならないようにすれば、透明絶縁基板として高耐熱ガラスを用いることができる。石英ガラスは大型化に伴って著しく高価になる上に現在のところ大型化には限りがあるため、基板の寸法が制約を受ける。そのため、コスト的に見合うLCDのパネルサイズは2型以下となり、ビデオカメラのビューファインダ用や液晶プロジェクタ用としては十分に使用できるものの、直視用としてはパネルサイズが小さすぎて使用できない。一方、通常のガラス（高耐熱ガラス）は石英ガラスの約1/10の価格で寸法にも制限がない。現在、LCD用に市販されている高耐熱ガラス（例えば、米国Corning Inc. 製の商品名「7059」）では600℃程度の耐熱温度がある。そこで、透明絶縁基板に通常のガラス（高耐熱ガラス）を使えるように、多結晶シリコンTFTを600℃程度以下の低温の工程（低温プロセスと呼ばれる）を使って形成することが求められている。尚、多結晶シリコンTFTを1000℃程度の高温の工程で形成する場合は、低温プロセスに対して高温プロセスと呼ばれる。

次に、多結晶シリコン膜11上にゲート絶縁膜12（膜厚：約1000Å）を形成する。

ゲート絶縁膜12の形成方法には以下のものがある。

[1] 酸化法を用いてシリコン酸化膜を形成する方法；高温酸化法（乾燥酸素を用いるドライ酸化法、湿った酸素を用いるウェット酸化法、水蒸気雰囲気中での酸化法）、低温酸化法（高圧水蒸気雰囲気中での酸化法、酸素プラズマ中での酸化法）、陽極酸化法などを用いる。

[2] 被着法を用いてシリコン酸化膜、シリコン窒化膜、シリコン窒酸化膜（Si₃O₂N₂）を形成する方法；CVD法やPVD法を用いる。また、各膜を組み

合わせて多層構造にする方法もある。

CVD法によるシリコン酸化膜の形成には、モノシランまたはジシランの熱分解、TEOS (Tetra-Ethyl-Ortho-Silicate) などの有機オキシシランの熱分解、ハロゲン化珪素の加水分解などを用いる。CVD法によるシリコン窒化膜の形成には、アンモニアおよびジクロルシラン (SiH_2Cl_2)、アンモニアおよびモノシラン、窒素およびモノシランなどの熱分解などを用いる。シリコン窒酸化膜は酸化膜と窒化膜の両膜の特性をもつもので、CVD法によるシリコン窒化膜の形成の系に酸化窒素 (N_2O) を少量導入することで形成できる。

尚、ゲート絶縁膜 12 の形成方法にも高温プロセスおよび低温プロセスがある。高温プロセスでは、一般に前記した高温酸化法が用いられる。一方、低温プロセスでは、一般に前記した酸素プラズマ中での酸化法や被着法などが用いられ、処理温度が600 °C程度以下に抑えられる。

次に、ゲート絶縁膜 12 上にゲート電極 13 (膜厚; 約3000 Å) を形成して所望の形状にパターニングする。ゲート電極 13 の材質としては、不純物がドーブされた多結晶シリコン (ドーブドポリシリコン)、金属シリサイド、ポリサイド、高融点金属単体、その他の金属などが用いられ、その形成にはCVD法またはPVD法が用いられる。

続いて、自己整合技術により、ゲート電極 13 をマスクとして多結晶シリコン膜 11 にドレイン領域 14 およびソース領域 15 を形成する。尚、各領域 14、15 の形成方法にも高温プロセスおよび低温プロセスがある。高温プロセスでは、不純物をイオン注入後に高温の熱処理を行って不純物を活性化させる。低温プロセスでは、ホスフィンガス (PH_3) またはジボランガス (B_2H_6) と水素ガスとの混合ガスによるイオンシャワーを照射することで、特別な熱処理工程を設けることなく不純物の注入と活性化を同時に行う。ちなみに、低温プロセスでは、不純物イオンを注入後に600 °C程度以下の低温で数時間～数十時間の熱処理を行うことで不純物を活性化させる方法もある。

次に、デバイスの全面に層間絶縁膜 17 (膜厚; 約2000～4000 Å) を形成する。層間絶縁膜 17 としてはシリコン酸化膜、シリコン窒化膜、シリコン窒酸化膜

、シリケートガラスなどが用いられ、その形成にはCVD法またはPVD法が用いられる。また、各膜を組み合わせて多層構造とする方法もある。例えば、ノンドーブのシリコン酸化膜（以下、NSG膜という）でBPSG（Boron-doped Phospho-Silicate Glass）膜を挟んだ構造（NSG/BPSG/NSG）によって層間絶縁膜17を構成し、BPSG膜の形成後にリフローを行うことにより、層間絶縁膜17の段差被覆性を向上させる方法がある。

続いて、異方性エッチングにより、層間絶縁膜17に各コンタクトホール18、20を形成する。

そして、デバイスを水素プラズマ中に晒すことにより、多結晶シリコン膜11の水素化処理を行う。水素化処理とは、多結晶シリコンの結晶欠陥部分に水素原子を結合させることにより、欠陥を減らして結晶構造を安定化させ、電界効果移動度を高める方法である。これにより、TFET106の素子特性を向上させることができる。

次に、スパッタ法により、各コンタクトホール18、20内を含むデバイスの全面にアルミ合金膜（Al-1%Si-0.5%Cu）（膜厚；約5000～10000 Å）を堆積する。続いて、そのアルミ合金膜を所望の形状にパターニングすることにより、ソース電極19およびドレイン電極21を形成する。

尚、アルミ合金膜に1%という過飽和なシリコンを含有させるのは、多結晶シリコン膜11から各電極19、21の中へシリコンが取り込まれるのを防止するためである。また、アルミ合金膜に銅を添加させるのは、各電極19、21の電ロトロマイグレーション耐性およびストレスマイグレーション耐性を向上させるためである。

次に、デバイスの全面に平坦化絶縁膜22（膜厚；約1.0～2.0 μm）を形成する。平坦化絶縁膜22としてはシリコン酸化膜、シリコン窒化膜、シリコン窒酸化膜、シリケートガラス膜などが用いられ、その形成にはCVD法またはPVD法が用いられる。また、SOG（Spin On Glass）膜、合成樹脂膜（ポリイミド系樹脂膜、有機シリカ膜、アクリル系樹脂膜など）なども用いられる。さらに、各膜を組み合わせて多層構造とする方法もある。

続いて、異方性エッチングにより、平坦化絶縁膜 22 にコンタクトホール 23 を形成する。次に、スパッタ法により、コンタクトホール 23 内を含むデバイスの全面にITO膜を堆積する。続いて、そのITO膜を所望の形状にパターニングすることにより、表示電極 4（膜厚；約1000～2000Å）を形成する。

続いて、デバイスの全面にパッシベーション膜 7 を形成する。パッシベーション膜 7 としてはシリコン窒化膜、PSG（Phospho-Silicate Glass）膜などが用いられ、その形成にはCVD法またはPVD法が用いられる。

工程 2（図 5（a）参照）；パッシベーション膜 7 上に赤色の感光性高分子カラーフィルム（フィルムレジスト）31（膜厚；約2.0 μm）を貼り付ける。具体的には、感光性高分子カラーフィルム 31 を適温（例えば、130～150℃程度）で加熱しながらローラで圧着する。この熱圧着により、接着剤なしでも十分な接着力が得られる。そのような赤色の感光性高分子カラーフィルムとしては、富士写真フィルム株式会社製の商品名「トランサーR11」がある。

工程 3（図 5（b）参照）；Rのカラーフィルタ 8a に対応するパターンを有するフォトマスク 32 を通して感光性高分子カラーフィルム 31 を露光し、カラーフィルタ 8a に対応する感光性高分子カラーフィルム 31 の部分 31a を感光させる。その結果、感光性高分子カラーフィルム 31 の感光した部分 31a は、現像液に対して不溶になる。

工程 4（図 5（c）参照）；感光性高分子カラーフィルム 31 の現像処理を行うことにより、前記部分 31a からRのカラーフィルタ 8a を形成する。すなわち、感光性高分子カラーフィルム 31 における部分 31a 以外の部分を現像液で溶解して除去することにより、部分 31a だけを残す。次に、ベーキング処理（処理温度；220℃）を行い、Rのカラーフィルタ 8a を乾燥させる。

工程 5（図 6（a）参照）；上記工程 2～工程 4 と同様にして、緑色の感光性高分子カラーフィルムからGのカラーフィルタ 8b を形成し、青色の感光性高分子カラーフィルムからBのカラーフィルタ 8c を形成する。そのような緑色または青色の感光性高分子カラーフィルムとしてはそれぞれ、富士写真フィルム株式会社製の商品名「トランサーG11」または「トランサーB11」がある。尚、Gの

カラーフィルタ 8 b および B のカラーフィルタ 8 c の現像処理後にも、ベーキング処理（処理温度：220 °C）を行い、各カラーフィルタ 8 b、8 c を乾燥させる。

工程 6（図 6（b）参照）：RGB の各色のカラーフィルタ 8 a ～ 8 c およびパッシベーション膜 7 の上に黒色の感光性高分子カラーフィルム 3 3（膜厚：約 2.0 μm ）を貼り付ける。その具体的な方法は、感光性高分子カラーフィルム 3 1 のそれと同じである。そのような黒色の感光性高分子カラーフィルムとしては、富士写真フィルム株式会社製の商品名「トランサー Kt1」がある。

工程 7（図 6（c）参照）：RGB の各色のカラーフィルタ 8 a ～ 8 c の間隙よりも小さく、且つ、ゲート電極 1 3 などの TFT 1 0 6 の不透明材料部分よりも大きな間隙 3 4 a のパターンを有するフォトマスク 3 4 を通して感光性高分子カラーフィルム 3 3 を露光し、間隙 3 4 a に対応する感光性高分子カラーフィルム 3 3 の部分 3 3 a を感光させる。その結果、感光性高分子カラーフィルム 3 3 の感光した部分 3 3 a は、現像液に対して不溶になる。

工程 8（図 7（a）参照）：透明絶縁基板 1 における TFT 1 0 6 が形成されている面の裏面から露光し、RGB の各色のカラーフィルタ 8 a ～ 8 c と感光性高分子カラーフィルム 3 3 の部分 3 3 a とに挟まれた感光性高分子カラーフィルム 3 3 の部分 3 3 b を感光させる。このとき、RGB の各色のカラーフィルタ 8 a ～ 8 c 上に貼り付けられた感光性高分子カラーフィルム 3 3 は露光され難いため、部分 3 3 b だけが露光されて感光される。その結果、感光性高分子カラーフィルム 3 3 の感光した部分 3 3 b は、現像液に対して不溶になる。

工程 9（図 7（b）参照）：感光性高分子カラーフィルム 3 3 の現像処理を行うことにより、前記各部分 3 3 a、3 3 b からブラックマトリックス 9 を形成する。すなわち、感光性高分子カラーフィルム 3 3 における各部分 3 3 a、3 3 b 以外の部分を現像液で溶解して除去することにより、各部分 3 3 a、3 3 b だけを残す。次に、ポストベーキング処理（処理温度：240 °C）を行い、ブラックマトリックス 9 を乾燥させて十分に固めると共に、RGB の各色のカラーフィルタ 8 a ～ 8 c を十分に固める。

このように、工程 8 においては、RGB の各色のカラーフィルタ 8a～8c を遮光膜とする背面露光法により、各カラーフィルタ 8a～8c とブラックマトリックス 9 の部分 33a との間隙に整合する部分 33b を形成している。また、工程 7 においては、フォトマスク 34 を用いた正面露光法により、前記した背面露光法で露光できない部分（ゲート電極 13 などの TFT 106 の不透明材料部分）を露光して、部分 33a を形成している。

ところで、黒色の感光性高分子カラーフィルム 33 は、赤青緑色の感光性高分子カラーフィルムとは異なった光で感光するフィルムであって、特定の波長の光、例えば、365nm の波長の紫外線にて露光される。ここで、重要なポイントは、背面露光法を可能にする技術である。それは、既に形成されているカラーフィルタ 8a～8c に紫外線吸収剤が含まれていることである。従って、365nm の波長の紫外線は、赤青緑色の感光性高分子カラーフィルム位置以外で、TFT 106 の不透明材料部分位置以外の部分だけが露光される。但し、赤青緑色の感光性高分子カラーフィルムの紫外線吸収効果には限界があり、100mJ（10mW の光出力で 10 秒間）程度の露光までが限界とされているので、この限界に至るまでの低い出力の紫外線で、黒色の感光性高分子カラーフィルム 33 を露光する必要がある。

工程 10（図 2 参照）：RGB の各色のカラーフィルタ 8a～8c およびブラックマトリックス 9 の上に配向膜 10 を形成する。ここで、配向膜 10 の形成温度（約 180℃）は、各カラーフィルタ 8a～8c およびブラックマトリックス 9 の耐熱温度よりも低く設定する。

次に、スパッタ法により、透明絶縁基板 2 の全面に ITO 膜を堆積して共通電極 5 を形成する。続いて、共通電極 5 上に配向膜 6 を形成する。

尚、配向膜 6、10 としては酸化シリコン（SiO₂）の斜方蒸着膜、ポリイミド系樹脂膜、シラン膜などが用いられる。

次に、各透明絶縁基板 1、2 の各配向膜 10、6 の面を相対向させ、その間に液晶を封入して液晶層 3 を形成することで、LCD の画素部 101 が完成する。

ところで、透明絶縁基板 1 に高耐熱ガラスを用いた場合には、多結晶シリコン膜 11 の形成時だけでなく、配向膜 10 の形成までの全工程に渡って低温プロセスを用いなければならない。

低温プロセスによる配向膜 10 の形成方法としては、可溶性のポリイミドの溶液をカラーフィルタおよびブラックマトリックスの上に全面的に塗布し、20℃以下の温度でその溶剤を揮発させてポリイミドからなる配向膜を得る方法がある。このような可溶性のポリイミドを素材として用いる場合には、ポリアミック酸を配向膜の出発物質として用いる場合に比べて処理温度が低いので、耐熱温度が200～300℃（通常、240℃程度）のオンチップカラーフィルタのLCDには好ましい。但し、ポリアミック酸からポリイミドを化学合成するための加熱温度を、例えば300℃以下の温度で達成できる場合には、例えば300℃以上の耐熱温度の耐熱温度のオンチップカラーフィルタを実現できれば、ポリアミック酸を出発物質とした配向膜の採用が可能になる。

このように、本実施例によれば、以下の作用および効果を得ることができる。

①パッシベーション膜 7 を介して表示電極 4 上にカラーフィルタ 8a～8c を形成することで、オンチップカラーフィルタを具体化している。その結果、各透明絶縁基板 1, 2 の位置合わせの精度に関係なく画素部 101 の開口率を向上させることが可能になり、高画質を得ることができる。

②感光性高分子カラーフィルム 31 を用いてRGBの各色のカラーフィルタ 8a～8c を形成している。また、感光性高分子カラーフィルム 33 を用いてブラックマトリックス 9 を形成している。各カラーフィルム 31, 33 は、加熱しながら圧着するだけで、被着物に対して簡単かつ容易に貼り付けることができる。また、各カラーフィルム 31, 33 の露光処理および現像処理は、半導体の製造工程で一般的に用いられている技術を利用するものであるため、簡単かつ容易である。従って、前記した各公報 (a)～(c) に開示されている方法に比べて、カラーフィルタ 8a～8c およびブラックマトリックス 9 を簡単かつ容易に製造することができる。

③配向膜 10 の形成温度が、各カラーフィルタ 8 a ～ 8 c およびブラックマトリックス 9 の耐熱温度よりも低く設定されている。そのため、配向膜 10 を形成する際に、各カラーフィルタ 8 a ～ 8 c およびブラックマトリックス 9 の形状や特性が変化する恐れはない。

④平坦化絶縁膜 22 を形成することによってデバイス表面（表示電極 4、パッシベーション膜 7、カラーフィルタ 8 a ～ 8 c、ブラックマトリックス 9、配向膜 10 の表面）を平坦化している。その結果、以下の作用および効果を得ることができる。

⑤表示電極 4 の表面段差が緩和される。その結果、表示電極 4 の膜厚が均一になり、表示電極 4 の抵抗値が増大したり断線などの故障が生じる恐れがなくなる。

⑥配向膜 10 の表面が平坦化されるため、液晶層 3 中の液晶分子の配向が均一になる。その結果、画素 102 を微細化しても液晶層 3 の良好な配向を得ることが可能になり、高精細な画素部 101 を得ることができる。

（第 2 実施例）

次に、本発明を具体化した第 2 実施例を図 8 に従って説明する。尚、本実施例において、第 1 実施例と同じ構成部材については符号を等しくしてその説明を省略する。

図 8 に、オンチップカラーフィルタを備えた本実施例の LCD における画素部 101 の一部概略断面を示す。本実施例において、第 1 実施例と異なるのは、RGB の各色のカラーフィルタ 41 a ～ 41 c およびブラックマトリックス 42 が、1 枚の感光性高分子カラーフィルム 43 を用いて形成されている点だけである。従って、ブラックマトリックス 42 の膜厚は、各カラーフィルタ 41 a ～ 41 c の膜厚と同じになる。

感光性高分子カラーフィルム 43 は、スチル写真で用いられるカラーフィルムと同様の感光性高分子カラーフィルムであり、露光、発色現像し、漂白定着の工程にて、RGB の各色のカラーフィルタ 41 a ～ 41 c およびブラックマトリックス 42 からなる色パターンを形成できる。

次に、RGBの各色のカラーフィルタ41a～41cおよびブラックマトリックス42の形成方法を説明する。

工程1；パッシベーション膜7上に感光性高分子カラーフィルム43（膜厚；約6.0 μm）を貼り付ける。その具体的な方法は、感光性高分子カラーフィルム31のそれと同じである。あるいは、感光性高分子カラーフィルム43自体に熱圧着力がない場合には、パッシベーション膜7上に接着剤を塗布し、その接着剤の接着力にて、パッシベーション膜7上に感光性高分子カラーフィルム43を接着することができる。このような接着剤としては、例えば、ゼラチンなどの有機剤が用いられ、塗布方法はスピナー法が可能である。

感光性高分子カラーフィルム43は3層の感光性高分子カラーフィルムによって構成され、各層のフィルムがそれぞれRGBの各色に対応して着色されている。あるいは、3層の感光性高分子カラーフィルムの各層の色をRGBの各色に対して補色関係にあるシアン、マゼンタ、イエローの組み合わせにすることもできる。この場合には、各補色の重なり組み合わせによって、RGBの3原色を再現することができる。

工程2；まず、1枚でRGBの3色および黒色に対応するフォトマスクを通して感光性高分子カラーフィルム43を露光し、次に、現像処理を行うことにより、RGBの各色のカラーフィルタ41a～41cおよびブラックマトリックス42を同時に形成する。

このように、本実施例によれば、第1実施例の前記①、③～⑥と同様の作用および効果に加えて、以下の作用および効果を得ることができる。

①第1実施例よりもさらに簡単かつ容易にRGBの各色のカラーフィルタ41a～41cおよびブラックマトリックス42を形成することができる。

②露光処理が1回で済むため、RGBの各色のカラーフィルタ41a～41cの位置ズレを防ぐことができる。

（第3実施例）

次に、本発明を具体化した第3実施例を図面に従って説明する。尚、本実施例において、第1実施例と同じ構成部材については符号を等しくしてその説明を省

略する。

図 9 に、オンチップカラーフィルタを備えた本実施例の LCD における画素部 101 の一部概略断面を示す。図 10 に、図 9 における TFT 106 の近傍の拡大図を示す。

本実施例において、図 3 および図 4 に示す第 1 実施例と異なるのは以下の点だけである。

(1) 平坦化絶縁膜 7 が省かれている。

(2) 上記 (1) によって生じるデバイス表面の段差を、RGB の各色のカラーフィルタ 51a ~ 51c またはブラックマトリックス 52 によって平坦化している。すなわち、表示電極 4 の表面の段差を RGB の各色のカラーフィルタ 51a ~ 51c によって平坦化し、表示電極 4 以外の部分 (各電極 19, 21、層間絶縁膜 17) の表面の段差をブラックマトリックス 52 によって平坦化している。尚、ブラックマトリックス 52 の膜厚は、各カラーフィルタ 51a ~ 51c の膜厚に比べて薄くなっている。

次に、本実施例の製造方法を順次説明する。

工程 1 ; 第 1 実施例の工程 1 と同じである。

工程 2 (図 11 (a) 参照) ; パッシベーション膜 7 上に赤色の感光性高分子カラーフィルム (フィルムレジスト) 53 (膜厚 ; 約 2.0 μm) を貼り付ける。その具体的な方法は、感光性高分子カラーフィルム 31 のそれと同じである。

工程 3 (図 11 (b) 参照) ; R のカラーフィルタ 51a に対応するパターンを有するフォトマスク 32 を通して感光性高分子カラーフィルム 53 を露光し、カラーフィルタ 51a に対応する感光性高分子カラーフィルム 53 の部分 53a を感光させる。

工程 4 (図 11 (c) 参照) ; 感光性高分子カラーフィルム 53 の現像処理を行うことにより、前記部分 53a から R のカラーフィルタ 51a を形成する。

工程 5 (図 12 (a) 参照) ; 上記工程 2 ~ 工程 4 と同様にして、緑色の感光性高分子カラーフィルムから G のカラーフィルタ 51b を形成し、青色の感光性高分子カラーフィルムから B のカラーフィルタ 51c を形成する。

工程 6 (図 1 2 (b) 参照) : R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c およびパッシベーション膜 7 の上に黒色の感光性高分子カラーフィルム 5 4 (膜厚 : 約 1.0 μm) を貼り付ける。その具体的な方法は、感光性高分子カラーフィルム 3 1 のそれと同じである。

工程 7 (図 1 2 (c) 参照) : R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c の間隙よりも小さく、且つ、ゲート電極 1 3 などの T F T 1 0 6 の不透明材料部分よりも大きな間隙 3 4 a のパターンを有するフォトマスク 3 4 を通して感光性高分子カラーフィルム 5 4 を露光し、間隙 3 4 a に対応する感光性高分子カラーフィルム 5 4 の部分 5 4 a を感光させる。

工程 8 (図 1 3 (a) 参照) : 透明絶縁基板 1 における T F T 1 0 6 が形成されている面の裏面から露光し、R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c と感光性高分子カラーフィルム 5 4 の部分 5 4 a とに挟まれた感光性高分子カラーフィルム 5 4 の部分 5 4 b を感光させる。このとき、R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c 上に貼り付けられた感光性高分子カラーフィルム 5 4 は露光され難いため、部分 5 4 b だけが露光されて感光される。

工程 9 (図 1 3 (b) 参照) : 感光性高分子カラーフィルム 5 4 の現像処理を行うことにより、前記各部分 5 4 a、5 4 b からブラックマトリックス 5 2 を形成する。

工程 1 0 (図 9 参照) : R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c およびブラックマトリックス 5 2 の上に配向膜 1 0 を形成する。ここで、配向膜 1 0 の形成温度は、各カラーフィルタ 5 1 a ~ 5 1 c およびブラックマトリックス 5 2 の耐熱温度よりも低く設定する。その後の工程は、第 1 実施例の工程 1 0 と同じである。

このように、本実施例によれば、第 1 実施例の前記①~③と同様の作用および効果を得ることができる。

また、本実施例では、赤緑青の各色の感光性高分子カラーフィルム 5 3 の膜厚に比べて、黒色の感光性高分子カラーフィルム 5 4 の膜厚を薄くしている。従って、R G B の各色のカラーフィルタ 5 1 a ~ 5 1 c またはブラックマトリックス

52によって、配向膜10の表面を平坦化することができる。すなわち、RGBの各色のカラーフィルタ51a～51cが形成される表示電極4の高さは、表示電極4以外の部分（各電極19、21、層間絶縁膜17）の高さよりも低くなっている。そのため、ブラックマトリックス52を形成するための感光性高分子カラーフィルム54の膜厚を、各カラーフィルタ51a～51cを形成するための感光性高分子カラーフィルム53の膜厚に比べて薄くすれば、各カラーフィルム53、54の表面の段差を無くすことができる。その結果、第1実施例の前記⑥と同様の作用および効果を得ることができる。

ここで、本発明のいくつかの実施例のみが記載されたが、本発明の精神または範囲から離れることなく、他の多くの特定の形態で本発明が具体化されてもよいことは当業者において明らかであろう。特に、本発明が以下の態様にて実施されてもよいものと理解されるべきである。

〔1〕 TFT106を、SD構造ではなくLDD（Lightly Doped Drain）構造またはダブルゲート構造とする。

〔2〕 TFT106のチャネル領域16に不純物をドーピングしてTFT106の閾値電圧（ V_{th} ）を制御する。固相成長法で形成された多結晶シリコン膜11を能動層とするTFT106においては、nチャネルトランジスタではディプレッション方向に閾値電圧がシフトし、pチャネルトランジスタではエンハンスメント方向に閾値電圧がシフトする傾向にある。特に、水素化処理を行った場合には、その傾向がより顕著となる。この閾値電圧のシフトを抑えるには、チャネル領域16に不純物をドーピングすればよい。

〔3〕 補助容量CSを設ける。

〔4〕 TFT106を、プレーナ型ではなく逆プレーナ型、スタガ型、逆スタガ型などの他の構造のTFTに置き代える。

〔5〕 TFT106を、多結晶シリコンTFTではなく非晶質シリコンTFTに置き代える。

〔6〕 ソース電極19およびドレイン電極21を、アルミ合金ではない他の導電材料によって形成する。そのような導電材料としては、高融点金属単体の薄膜

、高融点金属化合物、金属シリサイド、ドーパドポリシリコンなどがある。

〔7〕TFTを画素駆動素子として用いたトランジスタ型のアクティブマトリックス方式LCDだけでなく、バルクトランジスタを画素駆動素子として用いたトランジスタ型や、ダイオード型のアクティブマトリックス方式LCDに適用する。ダイオード型の画素駆動素子には、MIM (Metal Insulator Metal) , ZnO (酸化亜鉛) バリスタ, MSI (Metal Semi-Insulator) , BTB (Back To Back diode) , RD (Ring Diode) などがある。

〔8〕反射型構成をとるLCDに適用する。

〔9〕パッシベーション膜7を省き、表示電極4上にカラーフィルタ8a～8c, 41a～41c, 51a～51cを直接形成する。

上記各態様や各実施例は、例示として考えられるべきものであり、本発明はここに記載された詳細事項に限定されるべきものではなく、添付する請求の範囲において修飾されてもよいものである。

請求の範囲

1. 感光性高分子カラーフィルム（31、43、53）から成るオンチップカラーフィルタ（8a～8c、41a～41c、51a～51c）を備えた表示装置。
2. 相対向する第1および第2の基板（1、2）と、
各基板（1、2）間に配置された液晶層（3）と、
第2の基板（2）の液晶層（3）側に形成された共通電極（5）と、
第1の基板（1）の液晶層（3）側に形成された液晶セル（LC）の表示電極（4）と、
表示電極（4）に接続された画素駆動素子（106）と、
表示電極（4）の液晶層（3）側に形成された感光性高分子カラーフィルム（31、43、53）から成るオンチップカラーフィルタ（8a～8c、41a～41c、51a～51c）とを備えた表示装置。
3. 相対向する第1および第2の基板（1、2）と、
各基板（1、2）間に配置された液晶層（3）と、
第2の基板（2）の液晶層（3）側に形成された共通電極（5）と、
第1の基板（1）の液晶層（3）側に形成された液晶セル（LC）の表示電極（4）と、
表示電極（4）に接続された画素駆動素子（106）と、
表示電極（4）の液晶層（3）側に形成された感光性高分子カラーフィルム（31、43、53）から成るRGBの各色のオンチップカラーフィルタ（8a～8c、41a～41c、51a～51c）と、
RGBの各色のオンチップカラーフィルタ（8a～8c、41a～41c、51a～51c）の間に形成された感光性高分子カラーフィルム（33、54）から成るブラックマトリックス（9、42、52）とを備えた表示装置。

4. 相対向する第1および第2の基板(1, 2)と、
各基板(1, 2)間に配置された液晶層(3)と、
第2の基板(2)の液晶層(3)側に形成された共通電極(5)と、
第1の基板(1)の液晶層(3)側に形成された平坦化絶縁膜(22)と、
平坦化絶縁膜(22)の液晶層(3)側に形成された液晶セル(LC)の表示電極(4)と、
表示電極(4)に接続された画素駆動素子(106)と、
表示電極(4)の液晶層(3)側に形成された感光性高分子カラーフィルム(31、43)から成るRGBの各色のオンチップカラーフィルタ(8a~8c、41a~41c)と、
RGBの各色のオンチップカラーフィルタ(8a~8c、41a~41c)の間に形成された感光性高分子カラーフィルム(33)から成るブラックマトリックス(9、42)と、そのブラックマトリックスの膜厚は各オンチップカラーフィルタの膜厚と同じであり、ブラックマトリックスおよび各オンチップカラーフィルタの表面が平坦化されていることとを備えた表示装置。

5. 相対向する第1および第2の基板(1, 2)と、
各基板(1, 2)間に配置された液晶層(3)と、
第2の基板(2)の液晶層(3)側に形成された共通電極(5)と、
第1の基板(1)の液晶層(3)側に形成された液晶セル(LC)の表示電極(4)と、
表示電極(4)に接続された画素駆動素子(106)と、
表示電極(4)の液晶層(3)側に形成された感光性高分子カラーフィルム(53)から成るRGBの各色のオンチップカラーフィルタ(51a~51c)と、
RGBの各色のオンチップカラーフィルタ(51a~51c)の間に形成された感光性高分子カラーフィルム(54)から成るブラックマトリックス(52)と、そのブラックマトリックスの膜厚は各オンチップカラーフィルタの膜厚より

も薄く、ブラックマトリックスおよび各オンチップカラーフィルタの表面が平坦化されていることとを備えた表示装置。

6. 請求項2に記載の表示装置において、画素駆動素子(106)は、トランジスタまたはダイオードである表示装置。

7. 請求項2に記載の表示装置において、画素駆動素子(106)は、プレーナ型、逆プレーナ型、スタガ型、逆スタガ型からなるグループから選択された1つの構造の薄膜トランジスタである表示装置。

8. 基板(1)上に画素駆動素子(106)を形成する工程と、
画素駆動素子(106)と接続される表示電極(4)を形成する工程と、
表示電極(4)上に感光性高分子カラーフィルム(31、43、53)を貼り付ける工程と、

感光性高分子カラーフィルム(31、43、53)に露光処理および現像処理を施して、オンチップカラーフィルタ(8a~8c、41a~41c、51a~51c)を形成する工程とを備えた表示装置の製造方法。

9. 基板(1)上に画素駆動素子(106)を形成する工程と、
画素駆動素子(106)と接続される表示電極(4)を形成する工程と、
表示電極(4)上に赤色の感光性高分子カラーフィルム(31、53)を貼り付ける工程と、

赤色の感光性高分子カラーフィルム(31、53)に露光処理および現像処理を施して、Rのオンチップカラーフィルタ(8a、51a)を形成する工程と、

表示電極(4)上に緑色の感光性高分子カラーフィルム(31、53)を貼り付ける工程と、

緑色の感光性高分子カラーフィルム(31、53)に露光処理および現像処理を施して、Gのオンチップカラーフィルタ(8b、51b)を形成する工程と、

表示電極（４）上に青色の感光性高分子カラーフィルム（３１、５３）を貼り付ける工程と、

青色の感光性高分子カラーフィルム（３１、５３）に露光処理および現像処理を施して、Ｂのオンチップカラーフィルタ（８ｃ、５１ｃ）を形成する工程と、

ＲＧＢの各色のオンチップカラーフィルタ（８ａ～８ｃ、５１ａ～５１ｃ）を含むデバイスの全面に黒色の感光性高分子カラーフィルム（３３、５４）を貼り付ける工程と、

黒色の感光性高分子カラーフィルム（３３、５４）に露光処理および現像処理を施して、ブラックマトリックス（９、５２）を形成する工程とを備えた表示装置の製造方法。

１０．請求項９に記載の表示装置の製造方法において、前記した黒色の感光性高分子カラーフィルム（３３、５４）に対する露光処理は、

ＲＧＢの各色のオンチップカラーフィルタ（８ａ～８ｃ、５１ａ～５１ｃ）の間隙よりも小さな間隙（３４ａ）のパターンを有するフォトマスク（３４）を通して、黒色の感光性高分子カラーフィルム（３３、５４）をそのカラーフィルムの側から露光する工程と、

ＲＧＢの各色のオンチップカラーフィルタ（８ａ～８ｃ、５１ａ～５１ｃ）を遮光膜として、黒色の感光性高分子カラーフィルム（３３、５４）を基板（１）の裏面から背面露光する工程とを備えた表示装置の製造方法。

１１．請求項９に記載の表示装置の製造方法において、前記した黒色の感光性高分子カラーフィルム（３３、５４）に対する露光処理は、

ＲＧＢの各色のオンチップカラーフィルタ（８ａ～８ｃ、５１ａ～５１ｃ）の間隙よりも小さく、且つ、画素駆動素子の不透明材料部分よりも大きな間隙（３４ａ）のパターンを有するフォトマスク（３４）を通して、黒色の感光性高分子カラーフィルム（３３、５４）をそのカラーフィルムの側から露光する工程と、

R G Bの各色のオンチップカラーフィルタ（8 a～8 c c、5 1 a～5 1 c）を遮光膜として、黒色の感光性高分子カラーフィルム（3 3、5 4）を基板（1）の裏面から背面露光する工程とを備えた表示装置の製造方法。

1 2. 基板（1）上に画素駆動素子（1 0 6）を形成する工程と、
画素駆動素子（1 0 6）と接続される表示電極（4）を形成する工程と、
表示電極（4）上に感光性高分子カラーフィルム（4 3）を貼り付ける工程と、
感光性高分子カラーフィルム（4 3）に露光処理および現像処理を施して、R G Bの各色のオンチップカラーフィルタ（4 1 a～4 1 c）とブラックマトリックス（4 2）とを同時に形成する工程とを備えた表示装置の製造方法。

1 3. 請求項 8 に記載の表示装置の製造方法において、
表示電極（4）の形成に先立って、基板（1）上に平坦化絶縁膜（2 2）を形成する工程を備えた表示装置の製造方法。

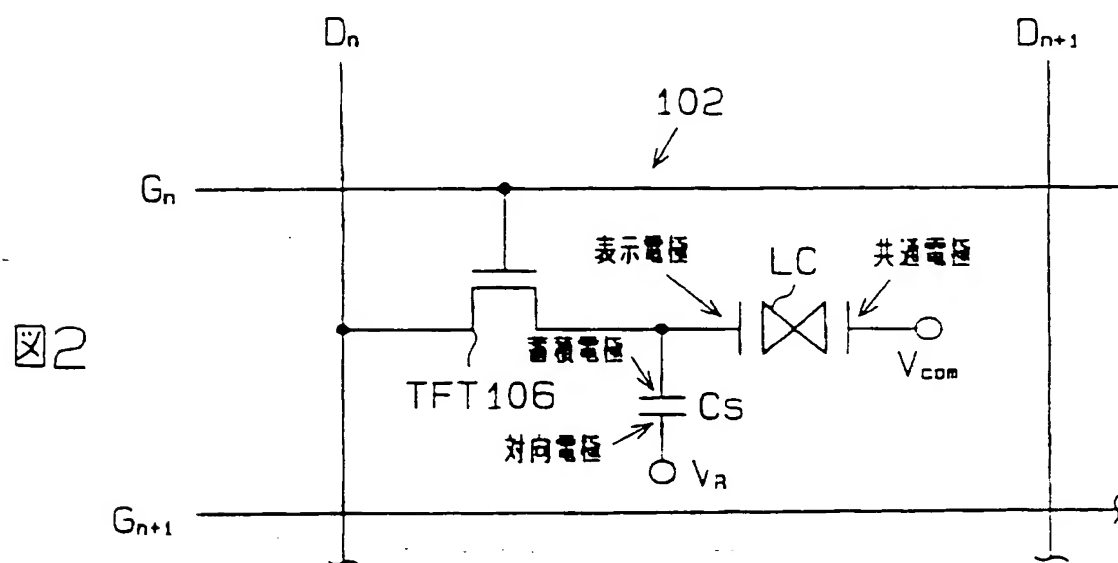
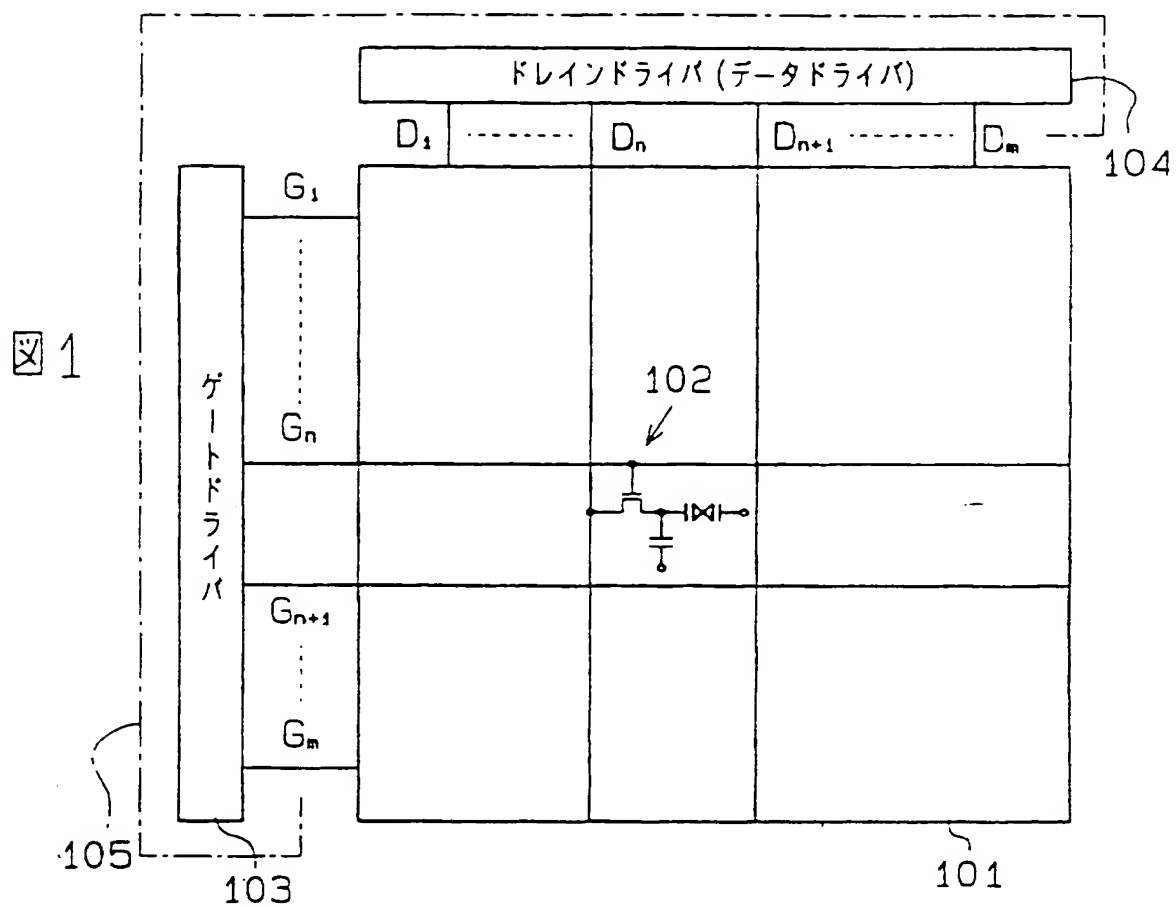
1 4. 請求項 9 に記載の表示装置の製造方法において、
表示電極（4）の形成に先立って、基板（1）上に平坦化絶縁膜（2 2）を形成する工程を備えた表示装置の製造方法。

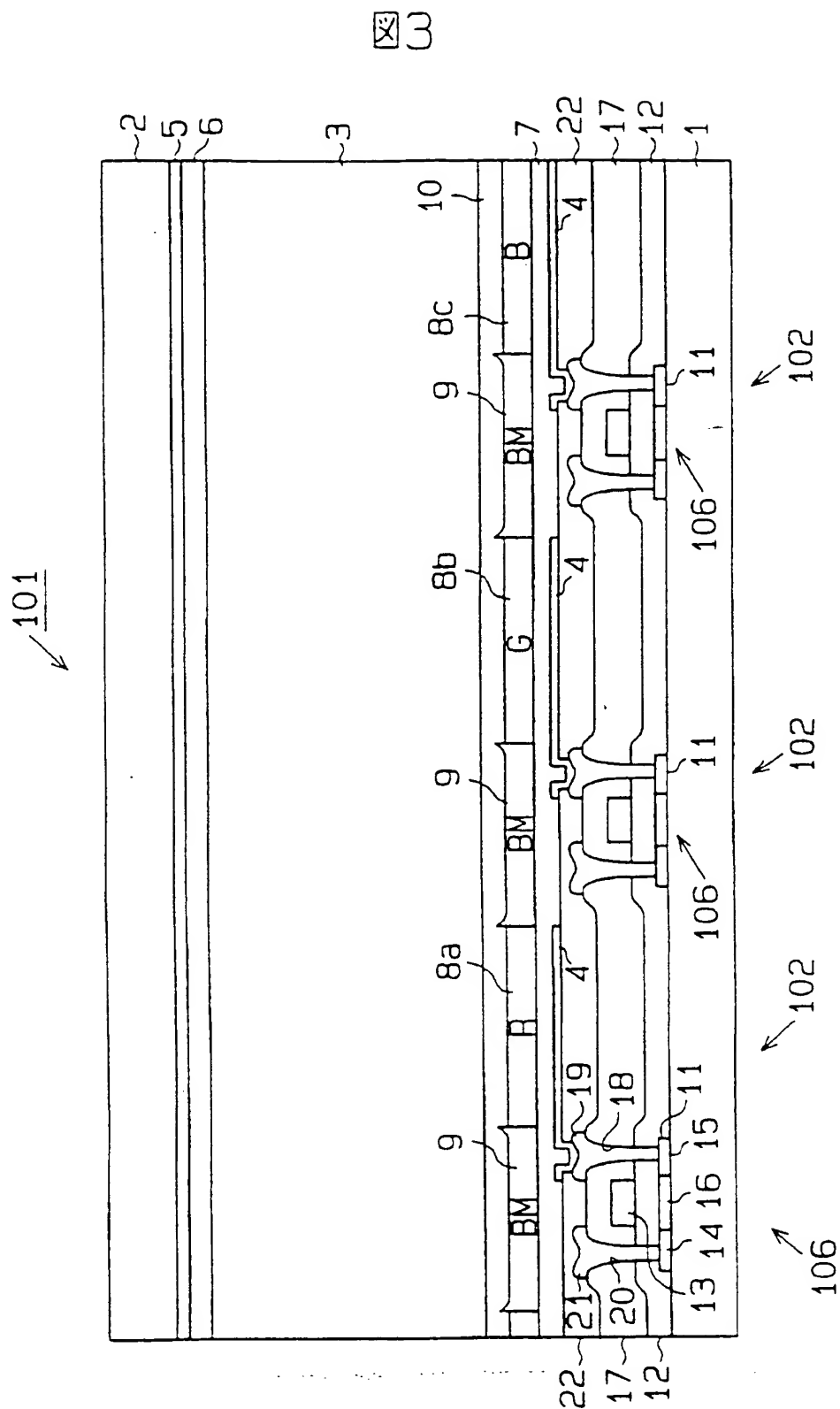
1 5. 請求項 1 2 に記載の表示装置の製造方法において、
表示電極（4）の形成に先立って、基板（1）上に平坦化絶縁膜（2 2）を形成する工程を備えた表示装置の製造方法。

1 6. 請求項 9 に記載の表示装置の製造方法において、
ブラックマトリックス（5 2）の膜厚は、R G Bの各色のオンチップカラーフィルタ（5 1 a～5 1 c）の膜厚よりも薄く、ブラックマトリックスおよび各オンチップカラーフィルタの表面が平坦化されていることを特徴とする表示装置の製造方法。

17. 請求項8に記載の表示装置の製造方法において、

オンチップカラーフィルタ（8a～8c、41a～41c、51a～51c）上に配向膜（10）を形成する工程を備え、その配向膜の形成温度は、オンチップカラーフィルタの耐熱温度より低く設定されていることを特徴とする表示装置の製造方法。





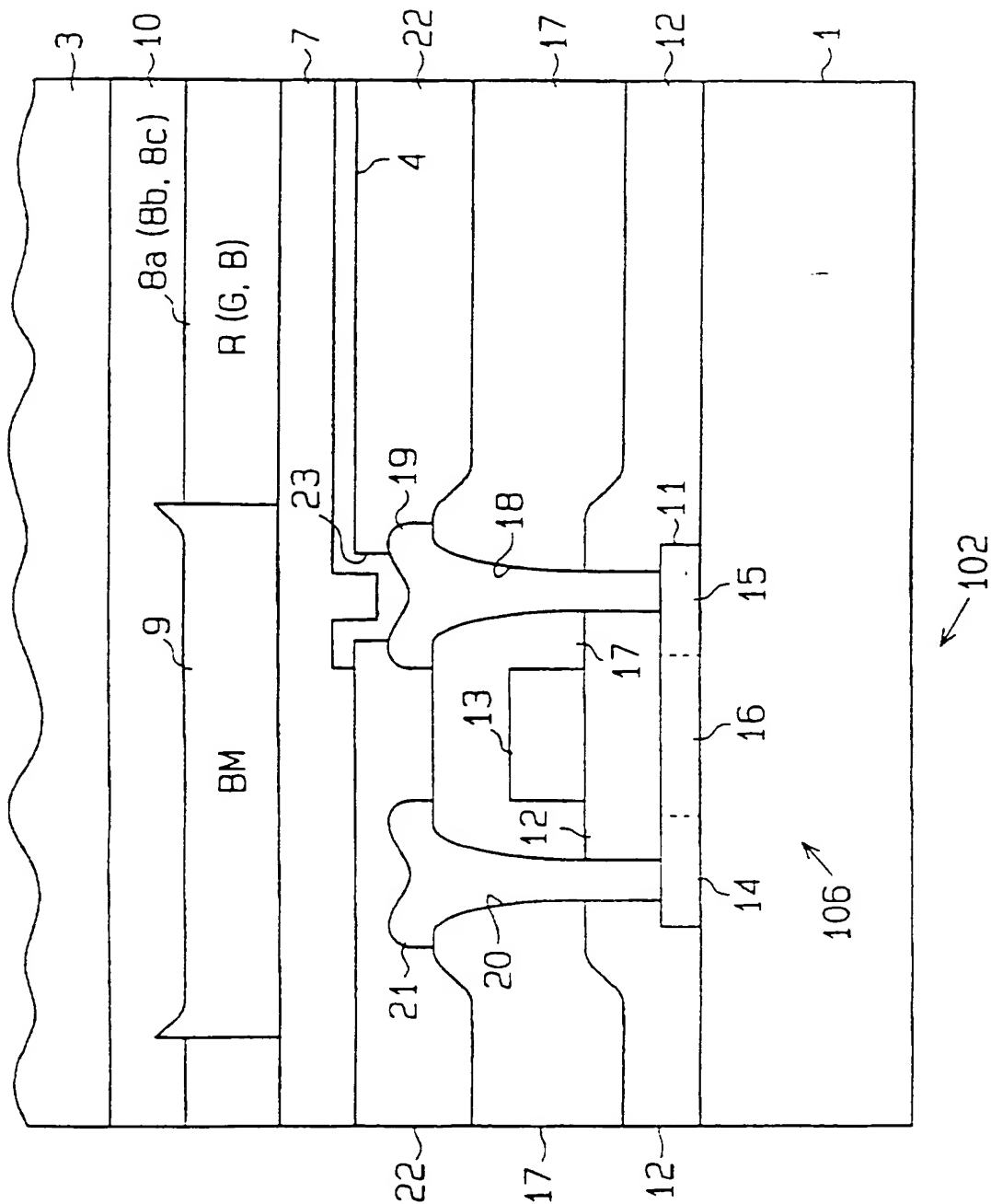
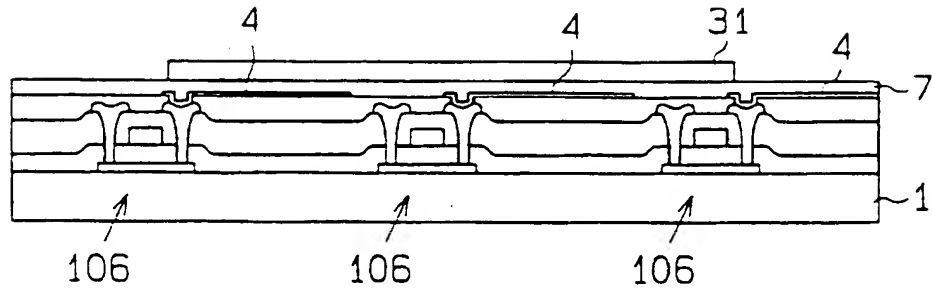
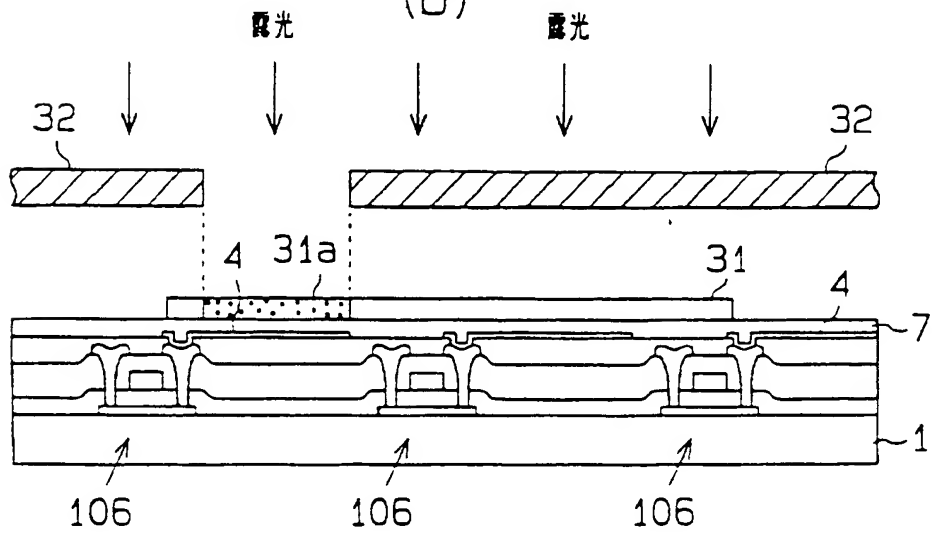


図5

(a)



(b)



(c)

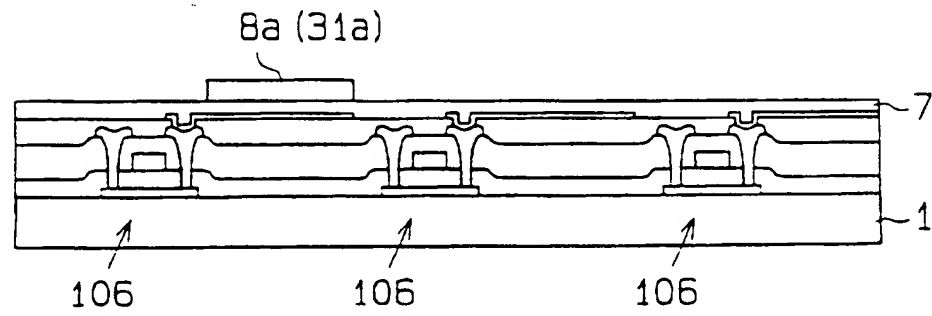


図6

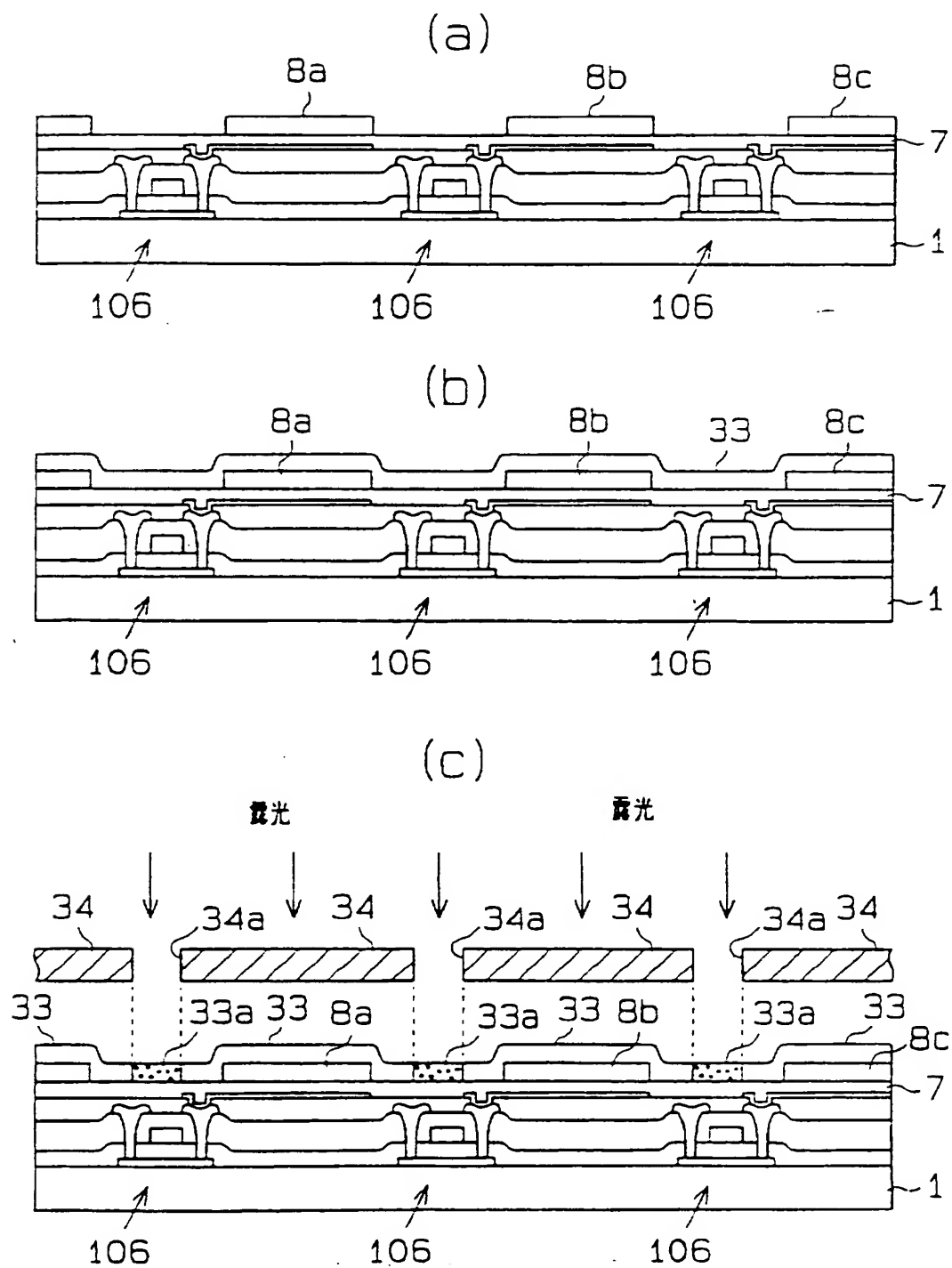
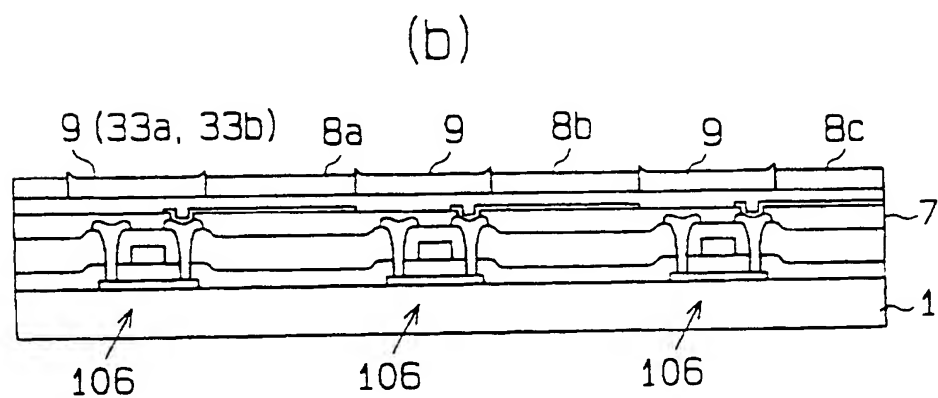
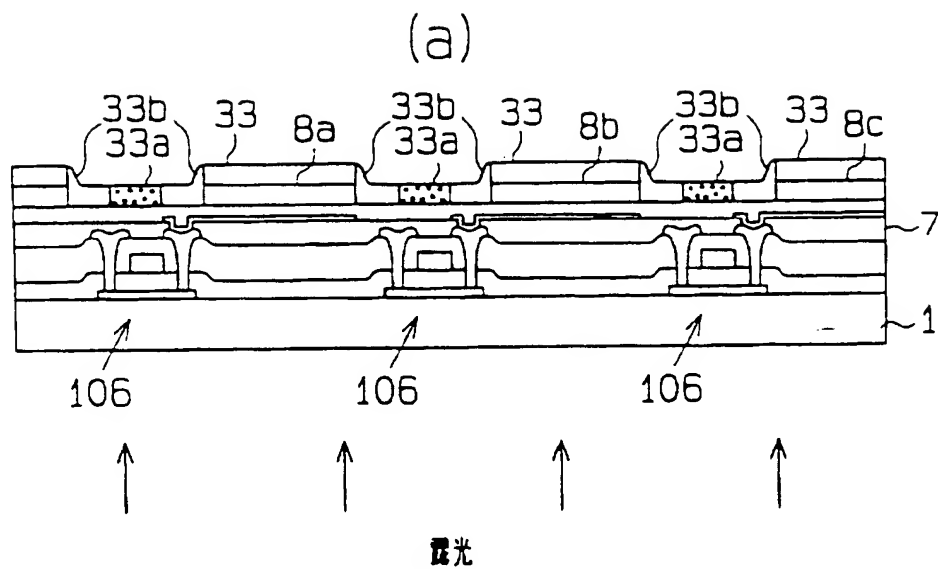
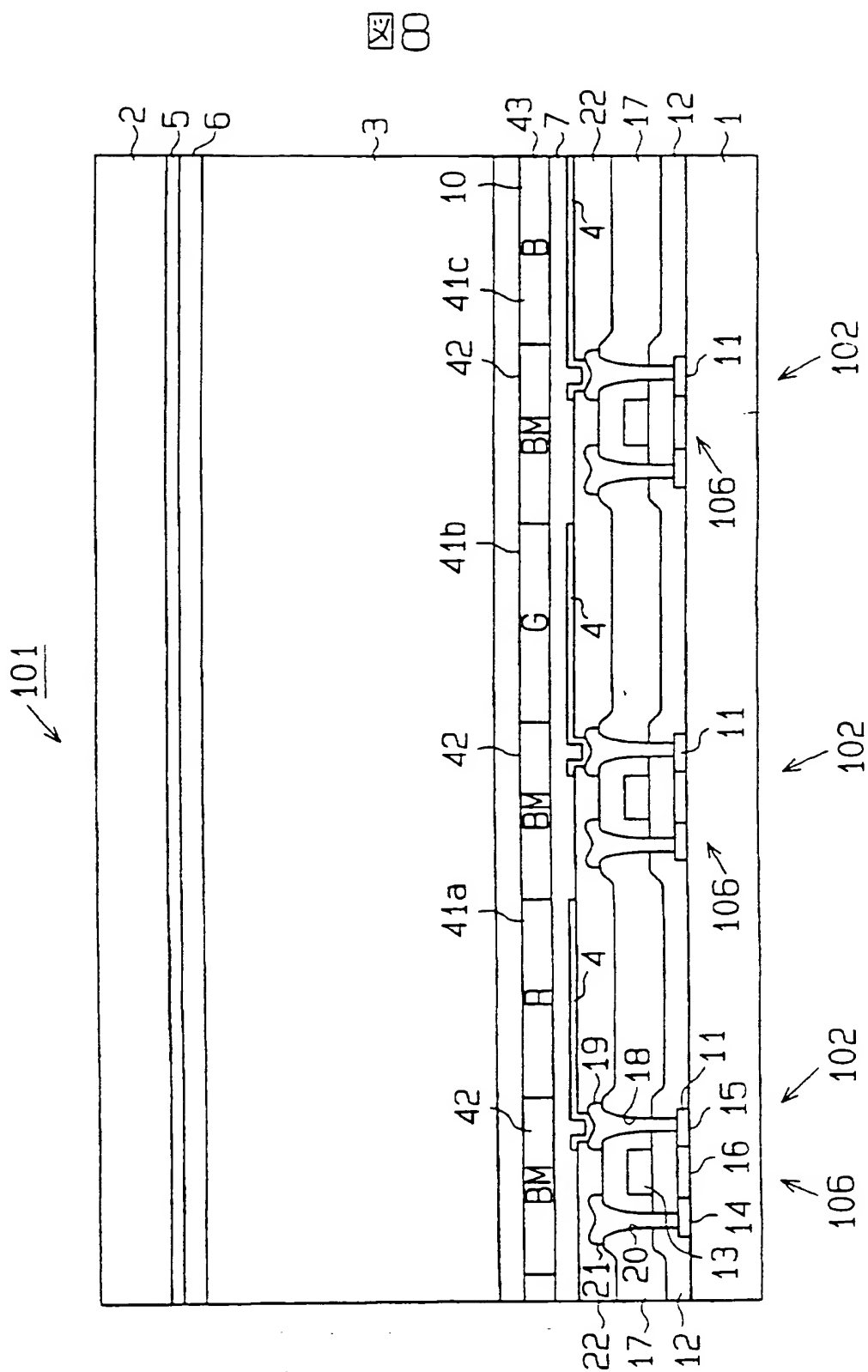


図7





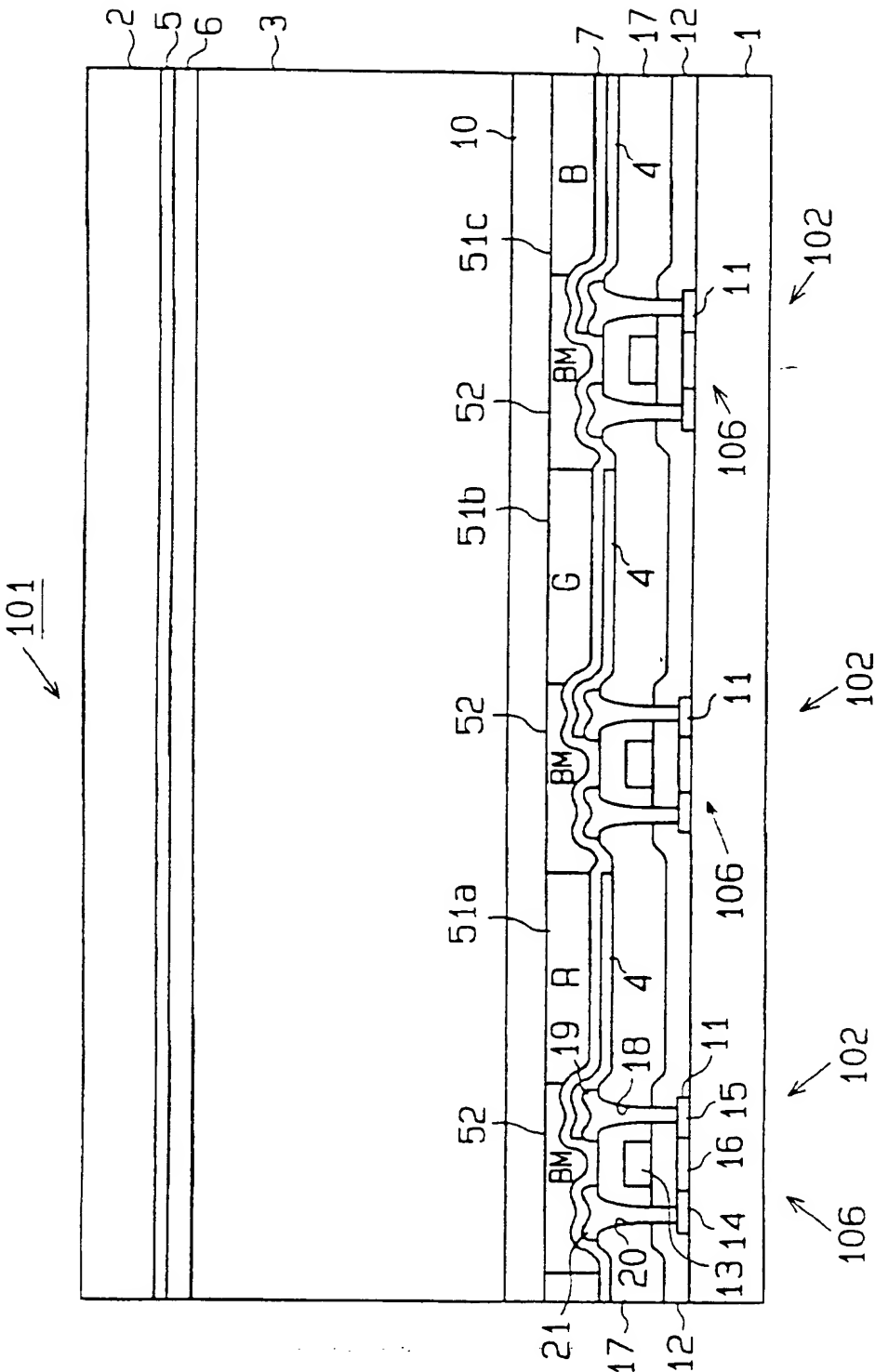


图 10

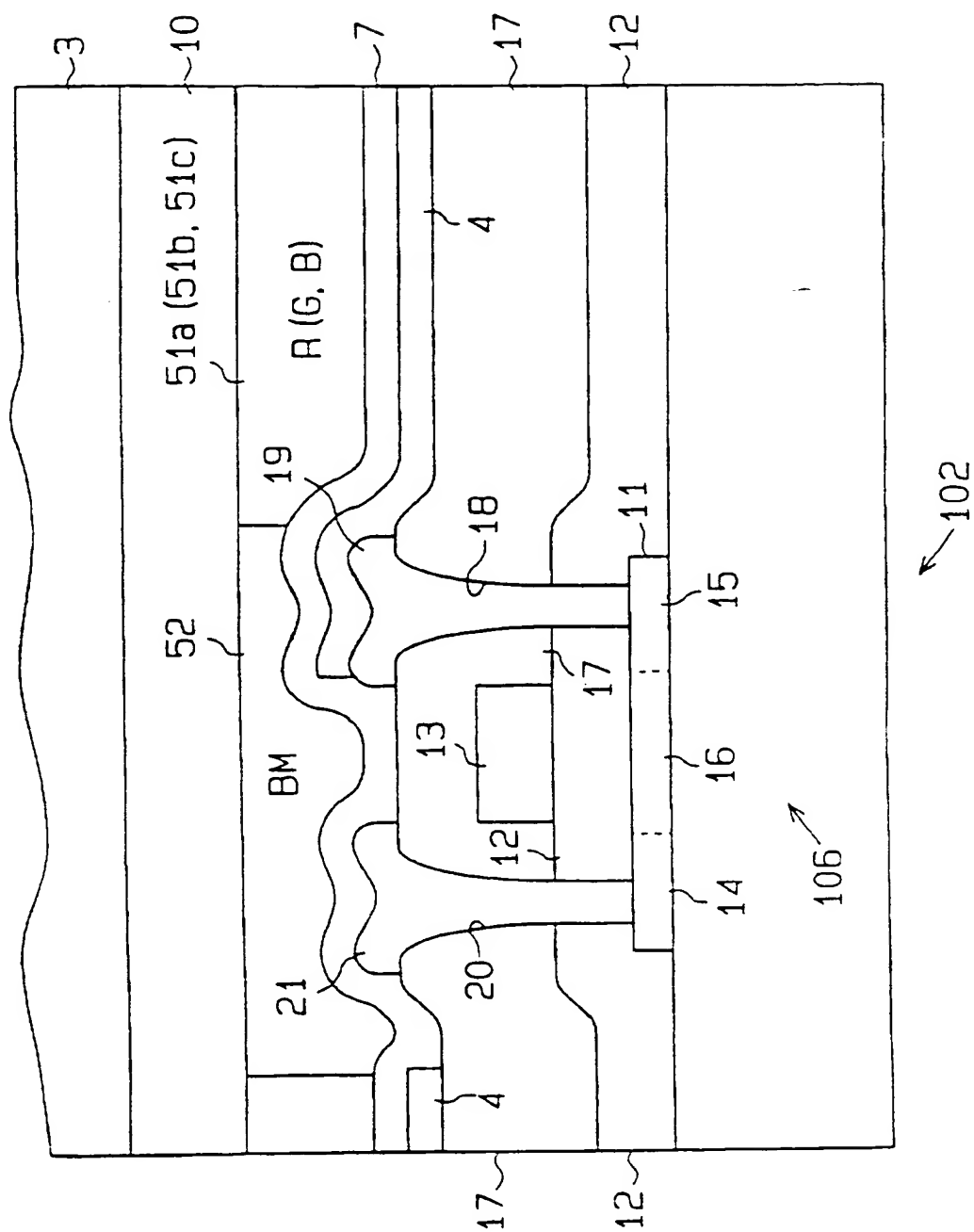
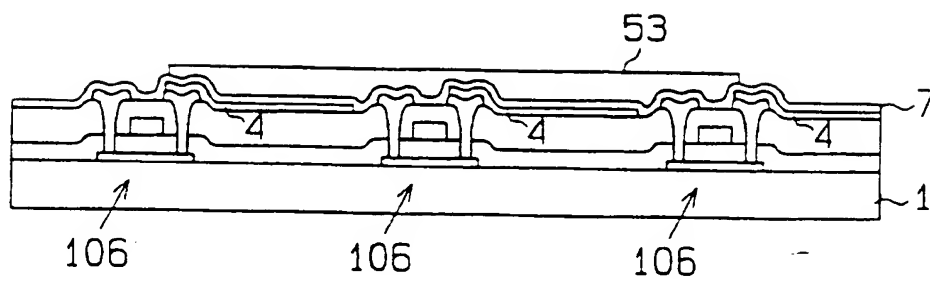
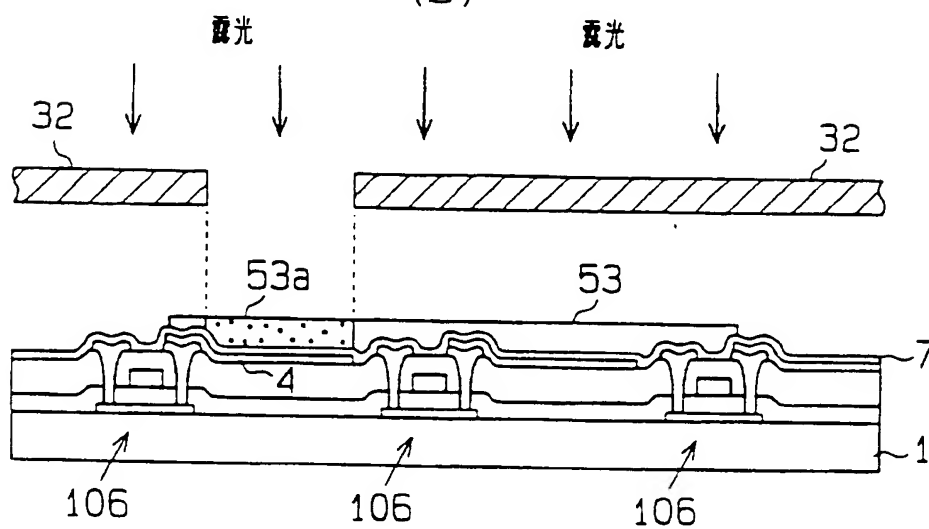


図 11

(a)



(b)



(c)

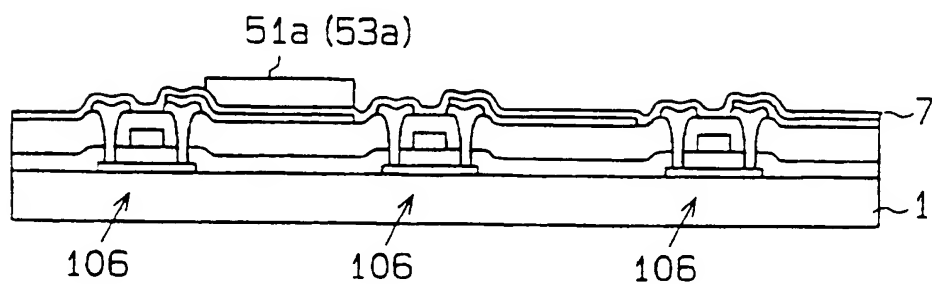
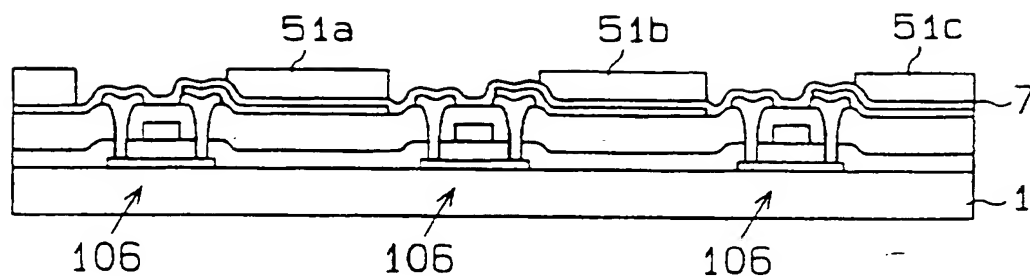
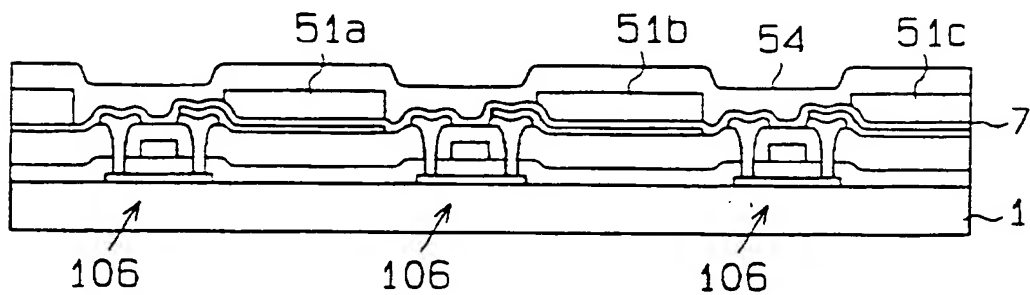


図12

(a)



(b)



(c)

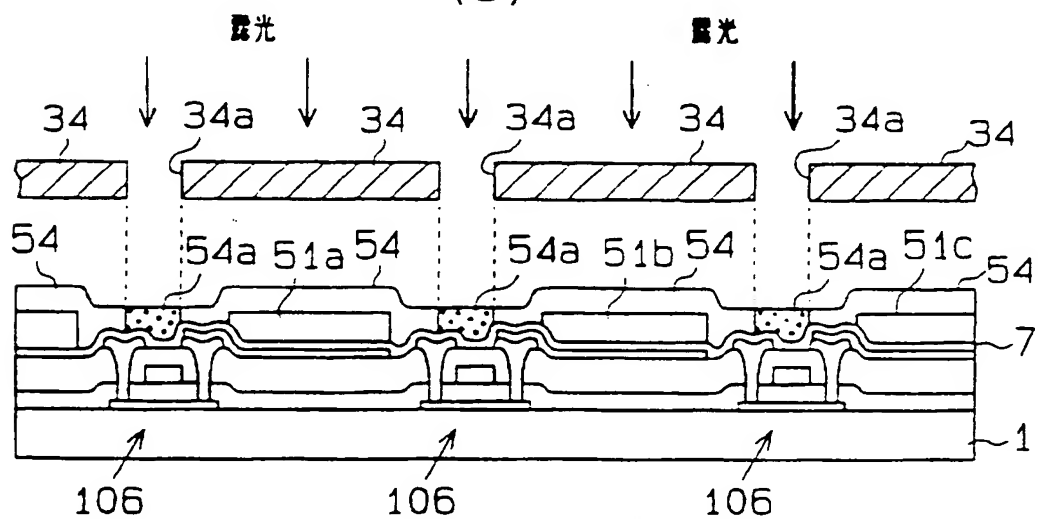
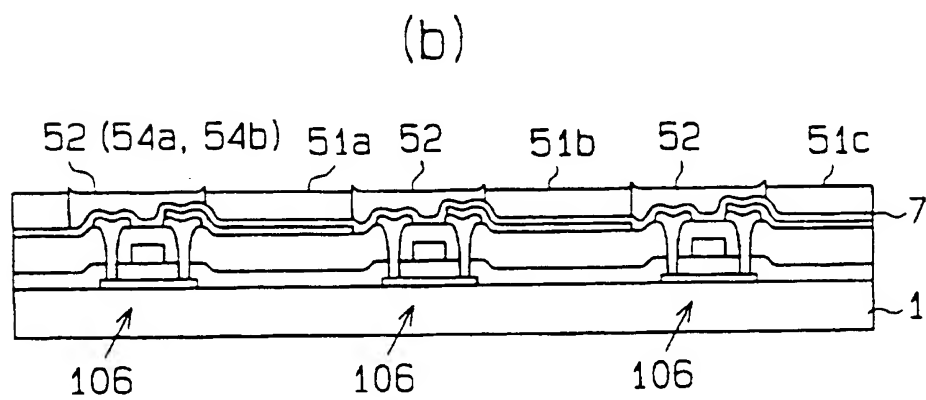
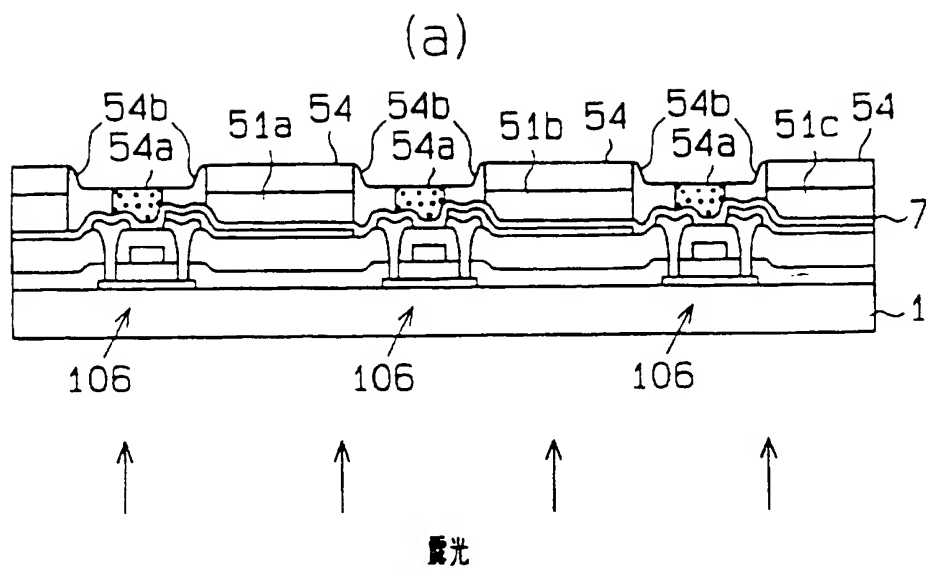


図13



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP95/02431

A. CLASSIFICATION OF SUBJECT MATTER		
Int. Cl ⁶ G02F1/1335		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
Int. Cl ⁶ G02F1/1335, G02B5/20		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Jitsuyo Shinan Koho 1971 - 1995		
Kokai Jitsuyo Shinan Koho 1971 - 1995		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 7-72473, A (Sony Corp.), March 17, 1995 (17. 03. 95), Lines 31 to 42, column 4, lines 42 to 49, column 6 (Family: none)	1 - 12, 16, 17
Y	JP, 4-253028, A (Sharp Corp.), September 8, 1992 (08. 09. 92), Lines 11 to 27, column 3 (Family: none)	1 - 9, 12, 16, 17
Y	JP, 3-167524, A (Sharp Corp.), July 19, 1991 (19. 07. 91), Lines 10 to 20, column 13, lines 1 to 10, column 14 (Family: none)	1 - 9, 12, 16, 17
Y	JP, 2-239205, A (Hitachi Chemical Co., Ltd.), September 21, 1990 (21. 09. 90), Lines 6 to 15, column 13, lines 18 to 20, column 15 & US, 5079985, A	1 - 9, 16, 17
Y	JP, 2-54202, A (Fuji Photo Film Co., Ltd.), February 23, 1990 (23. 02. 90),	12
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search March 14, 1996 (14. 03. 96)		Date of mailing of the international search report April 9, 1996 (09. 04. 96)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP95/02431

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	Lines 3 to 20, column 9, lines 1 to 7, column 10	

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁸ G 02 F 1 / 1 3 3 5

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁸ G 02 F 1 / 1 3 3 5, G 02 B 5 / 2 0

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1971-1995年

日本国公開実用新案公報 1971-1995年

国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 7-72473, A (ソニー株式会社), 17. 3月. 1995 (17. 03. 95), 第4欄, 第31-42行, 第6欄, 第42-49行 (ファミリーなし)	1-12, 16, 17
Y	JP, 4-253028, A (シャープ株式会社), 8. 9月. 1992 (08. 09. 92), 第3欄, 第11-27行 (ファミリーなし)	1-9, 12, 16, 17

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではない、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日
若しくは他の特別な理由を確立するために引用する文献
(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日
後に公表された文献「T」国際出願日又は優先日後に公表された文献であって出願と
矛盾するものではない、発明の原理又は理論の理解のため
に引用するもの「X」特に関連のある文献であって、当該文献のみで発明の新規
性又は進歩性がないと考えられるもの「Y」特に関連のある文献であって、当該文献と他の1以上の文
献との、当業者にとって自明である組合せによって進歩性
がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

14. 03. 96

国際調査報告の発送日

09.04.96

名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

向 後 晋 一

電話番号 03-3581-1101 内線

2 K 7 7 2 4

3 2 5 5

C (続き). 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 3-167524, A (シャープ株式会社), 19. 7月. 1991 (19. 07. 91), 第13欄, 第10-20行, 第14欄, 第1-10行 (ファミリーなし)	1-9, 12, 16, 17
Y	JP, 2-239205, A (日立化成工業株式会社), 21. 9月. 1990 (21. 09. 90), 第13欄, 第6-15行, 第15欄, 第18-20行, 第16欄, 第1-20行, 第17欄, 第1-3行 & US, 5079985, A	1-9, 16, 17
Y	JP, 2-54202, A (富士写真フイルム株式会社), 23. 2月. 1990 (23. 02. 90), 第9欄, 第3-20行, 第10欄, 第1-7行	12